

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-257811

(43)Date of publication of application : 03.10.1997

(51)Int.Cl.

G01N 37/00

G01B 21/30

G11B 9/00

(21)Application number : 08-241346

(71)Applicant : CANON INC

(22)Date of filing : 23.08.1996

(72)Inventor : SHIMADA YASUHIRO
YAGI TAKAYUKI
IKEDA TSUTOMU

(30)Priority

Priority number : 07262131 Priority date : 14.09.1995 Priority country : JP

07262356 14.09.1995

08 24732 18.01.1996 JP

08 26116 19.01.1996 JP

JP

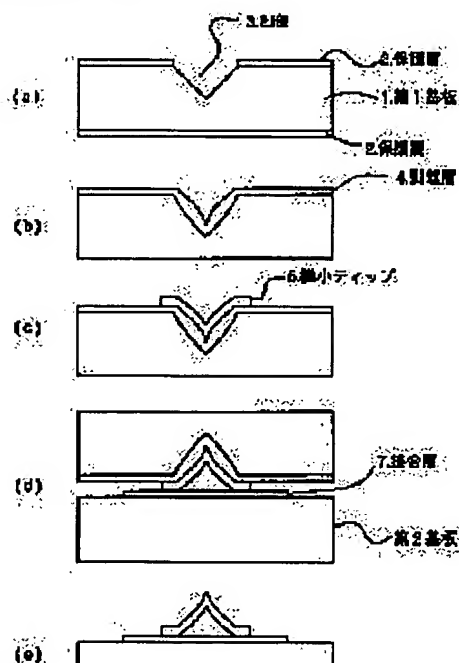
JP

(54) MANUFACTURE OF MICROCHIP FOR DETECTION OF TUNNEL CURRENT, MICROFORCE OR MAGNETIC FORCE, FEMALE SUBSTRATE FOR THE MANUFACTURE, MANUFACTURE OF PROBE WITH THE MICROCHIP, THE PROBE, PROBE UNIT WITH THE PROBE, SCANNING PROBE MICROSCOPE, AND INFORMATION RECORDING AND REPRODUCING APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method for a microchip, for the detection of a tunnel current, a microforce or a magnetic force, whose reproducibility is good, which can obtain a uniform shape and which is formed easily as a multichip.

SOLUTION: A manufacturing method contains at least a process in which a recessed part 3 is formed on the surface of a first substrate, a process in which an exfoliation layer 4 is formed on the substrate containing the recessed part 3 on the first substrate, a process in which a microchip 5 is formed on the exfoliation layer on the first substrate, a process in which a bonding layer 7 is formed on a second substrate, a process in which the microchip 5 on the exfoliation layer containing the recessed part 3 on the first substrate is bonded to the bonding layer on the second substrate and a process in which the exfoliation layer 4 on the first substrate is exfoliated at an interface to the microchip 5 and in which the microchip 5 is



transferred to the bonding layer on the second substrate. In addition, the exfoliation layer 4 is composed mainly of a material out of a metal element, a semimetal element, a semiconductor element, their oxide or their nitride.

LEGAL STATUS

[Date of request for examination] 14.12.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-257811

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 N 37/00			G 0 1 N 37/00	C
G 0 1 B 21/30			G 0 1 B 21/30	A
G 1 1 B 9/00		9075-5D	G 1 1 B 9/00	Z

審査請求 未請求 請求項の数38 F D (全 27 頁)

(21) 出願番号	特願平8-241346	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成8年(1996)8月23日	(72) 発明者	島田 康弘 神奈川県川崎市中原区今井上町53番地 キヤノン株式会社小杉事業所内
(31) 優先権主張番号	特願平7-262131	(72) 発明者	八木 隆行 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(32) 優先日	平7(1995)9月14日	(72) 発明者	池田 勉 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 長尾 達也
(31) 優先権主張番号	特願平7-262356		
(32) 優先日	平7(1995)9月14日		
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平8-24732		
(32) 優先日	平8(1996)1月18日		
(33) 優先権主張国	日本 (J P)		

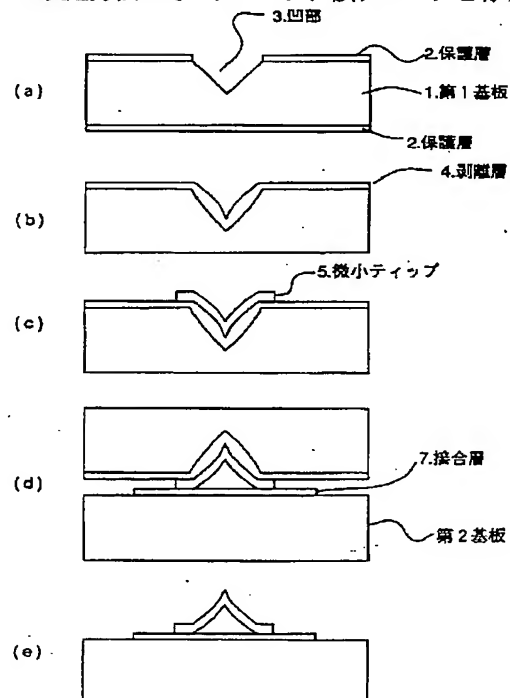
最終頁に続く

(54) 【発明の名称】 トンネル電流または微小力または磁気力検出用の微小ティップの製造方法、及びその製造用雌型基板、並びにその微小ティップを有するプローブの製造方法とそのプローブ、該プローブを有す

(57) 【要約】 (修正有)

【課題】 再現性が良く、均一な形状が得られると共にマルチ化の容易なトンネル電流または微小力または磁気力検出用の微小ティップの製造方法を提供すること。

【解決手段】 第1基板1の表面に凹部3を形成する工程と、第1基板の凹部を含む基板上に剥離層4を形成する工程と、第1基板の剥離層上に微小ティップ5を形成する工程と、第2基板上に接合層7を形成する工程と、第1基板における凹部を含む剥離層上の微小ティップを、第2基板上の接合層に接合する工程と、第1基板における剥離層と微小ティップの界面で剥離を行い、第2基板上の接合層上に微小ティップを転写する工程と、を少なくともその工程に含み、かつ、剥離層が、金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分とする。



【特許請求の範囲】

【請求項 1】 トンネル電流または微小力または磁気力検出用の微小チップの製造方法であって、

第 1 基板の表面に凹部を形成する工程と、

前記第 1 基板の凹部を含む基板上に剥離層を形成する工程と、

前記第 1 基板の剥離層上に微小チップを形成する工程と、

第 2 基板上に接合層を形成する工程と、

前記第 1 基板における凹部を含む剥離層上の微小チップを、前記第 2 基板上の接合層に接合する工程と、

前記第 1 基板における剥離層と微小チップの界面で剥離を行い、前記第 2 基板上の接合層上に前記微小チップを転写する工程と、を少なくともその工程に含み、かつ、前記剥離層が、金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分とすることを特徴とする微小チップの製造方法。

【請求項 2】 前記剥離層が、二酸化シリコンよりなることを特徴とする請求項 1 に記載の微小チップの製造方法。

【請求項 3】 前記剥離層の二酸化シリコンは、前記第一基板を熱酸化することにより形成したことを特徴とする請求項 2 に記載の微小チップの製造方法。

【請求項 4】 前記二酸化シリコンの膜厚は、500 nm 以上であることを特徴とする請求項 2 に記載の微小チップの製造方法。

【請求項 5】 前記微小チップが、白金または金よりなることを特徴とする請求項 1～請求項 4 のいずれか 1 項に記載の微小チップの製造方法。

【請求項 6】 前記微小チップは、複数であることを特徴とする請求項 1～請求項 5 のいずれか 1 項に記載の微小チップの製造方法。

【請求項 7】 前記第 1 基板の剥離層上にめっき用電極層を形成する工程と、

前記めっき用電極層上にめっき法により微小チップを形成する工程と、

を少なくともその工程に含んでいることを特徴とする請求項 1～請求項 6 のいずれか 1 項に記載の微小チップの製造方法。

【請求項 8】 前記微小チップが、磁性体であることを特徴とする請求項 1～請求項 6 のいずれか 1 項に記載の微小チップの製造方法。

【請求項 9】 トンネル電流または微小力または磁気力検出用の微小チップの製造に用いる雌型基板であって、前記雌型基板の表面に形成した雌型となる凹部に、微小チップを剥離するための剥離層を金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分として形成したことを特徴とする微小チップの製造に用いる雌型基板。

【請求項 10】 トンネル電流または微小力または磁気力検出用の微小チップの製造に用いる雌型基板であって、前記雌型基板の表面に形成した雌型となる凹部に、微小チップを剥離するための剥離層を二酸化シリコンにより形成したことを特徴とする微小チップの製造に用いる雌型基板。

【請求項 11】 前記雌型となる凹部が、前記雌型基板の表面に複数形成されていることを特徴とする請求項 9 または請求項 10 に記載の微小チップの製造に用いる雌型基板。

【請求項 12】 トンネル電流または微小力または磁気力検出用の微小チップを有するプローブの製造方法であって、

シリコンよりなる第 1 基板の表面に凹部を形成する工程と、

前記第 1 基板の凹部を含む基板上に剥離層を形成する工程と、

前記第 1 基板の剥離層上に微小チップを形成する工程と、

第 2 基板上に弾性体材料を形成する工程と、

前記第 2 基板の弾性体材料上に接合層を形成する工程と、

前記第 1 基板における凹部を含む剥離層上の微小チップを、前記第 2 基板上の接合層に接合する工程と、

前記第 1 基板における剥離層と微小チップの界面で剥離を行い、前記第 2 基板上の接合層上に前記微小チップを転写する工程と、

前記第 2 基板の一部を除去して弾性体材料から弾性体を形成する工程と、を少なくとも有し、かつ、前記剥離層が、金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分とすることを特徴とするプローブの製造方法。

【請求項 13】 前記剥離層が、二酸化シリコンよりなることを特徴とする請求項 12 に記載のプローブの製造方法。

【請求項 14】 前記剥離層の二酸化シリコンは、前記第一基板を熱酸化することにより形成したことを特徴とする請求項 13 に記載のプローブの製造方法。

【請求項 15】 前記二酸化シリコンの膜厚は、500 nm 以上であることを特徴とする請求項 13 に記載のプローブの製造方法。

【請求項 16】 前記微小チップが、複数であることを特徴とする請求項 12～請求項 15 のいずれか 1 項に記載のプローブの製造方法。

【請求項 17】 基板と、該基板上に形成された接合層と、該接合層上に形成された微小チップと、該接合層と該微小チップとに囲まれた中空の領域と、を有するトンネル電流または微小力または磁気力検出用のプローブにおいて、該微小チップを構成する複数の側壁面が該中空の領域に向かって凸であることを特徴とするプロ

ープ。

【請求項18】 基板上に形成されたレバーと、該レバー上に形成された接合層と、該接合層上に形成された微小チップと、該接合層と該微小チップとに囲まれた中空の領域と、を有するトンネル電流または微小力または磁気力検出用のプローブにおいて、該微小チップを構成する複数の側壁面が該中空の領域に向かって凸であることを特徴とするプローブ。

【請求項19】 前記微小チップが、複数形成されていることを特徴とする請求項17または請求項18に記載のプローブ。

【請求項20】 トンネル電流または微小力または磁気力検出用の微小力チップを有するプローブの製造方法であって、

シリコンよりなる第1基板の表面に凹部を形成する工程と、

前記凹部を含む第1基板上に剥離層を形成する工程と、
前記第1基板の剥離層上に微小チップを形成する工程と、

第2基板又は/及びビームパターンを形成した第3基板上に樹脂膜よりなる接着層を形成する工程と、

前記樹脂膜よりなる接着層を介して前記第2基板と前記第3基板とを接着する工程と、

前記第2基板上で第3基板を薄膜平板に整形する工程と、

前記第2基板上の第3基板による薄膜平板に接合層を形成する工程と、

前記薄膜平板を前記第2基板に接続するための支持部を形成する工程と、

前記第1基板における凹部を含む剥離層上の微小チップを、前記第3基板上の接合層に接合する工程と、

前記第1基板における剥離層とチップの界面で剥離を行い、前記第3基板上の接合層に前記チップを転写する工程と、

前記第2基板上の薄膜平板下部における接着層を除去し、該薄膜平板と前記第2基板との間に空隙部を形成する工程と、を少なくとも有していることを特徴とするプローブの製造方法。

【請求項21】 前記第3基板が、SOI基板からなることを特徴とする請求項20に記載のプローブの製造方法。

【請求項22】 前記微小チップが、複数であることを特徴とする請求項20または請求項21に記載のプローブの製造方法。

【請求項23】 トンネル電流または微小力または磁気力検出用のプローブであって、前記プローブが単結晶Si層からなるレバーと該レバー上に接合層を介して配された金属からなるチップとにより形成され、かつ前記チップと接合層との間に中空の領域を有していることを特徴とするプローブ。

【請求項24】 前記チップを形成する金属が、Au, Pt, Irのいずれか或はその合金よりなることを特徴とする請求項23に記載のプローブ。

【請求項25】 前記接合層が、金属よりなることを特徴とする請求項23に記載のプローブ。

【請求項26】 前記接合層を形成する金属が、PtまたはAlであることを特徴とする請求項25に記載のプローブ。

【請求項27】 前記単結晶Si層からなるレバーは、その電気抵抗が $0.01\Omega \cdot \text{cm}$ 以下であることを特徴とする請求項23に記載のプローブ。

【請求項28】 トンネル電流または微小力または磁気力検出用のプローブの製造方法であって、前記プローブが単結晶Si材料からなる基板上に絶縁層を介して単結晶Si層からなるレバーを形成し、該レバー上に接合層を介して金属からなるチップを形成し、かつ前記チップと接合層との間に中空の領域を形成することにより作製されることを特徴とするプローブの製造方法。

【請求項29】 前記プローブの作製は、単結晶Si基板上に形成された絶縁層上に単結晶Si層を形成する工程と、該単結晶Si層をレバー状に加工する工程と、該レバー上に接合層を形成する工程と、該接合層上に他の基板で形成されたチップを転写する工程と、該レバー裏面の単結晶Si基板と絶縁層を除去し該レバー裏面に空隙を形成する工程とを少なくともその作製工程に含んでいることを特徴とする請求項28に記載のプローブの製造方法。

【請求項30】 前記チップが、Au, Pt, Irのいずれか、或いはその合金を含むことを特徴とする請求項28または請求項29記載のプローブの作製方法。

【請求項31】 前記単結晶Si層からなるレバーは、その電気抵抗が $0.01\Omega \cdot \text{cm}$ 以下であることを特徴とする請求項28または請求項29に記載のプローブの製造方法。

【請求項32】 前記チップの転写は、圧力によるチップ材料或は接合部の変形によって行われることを特徴とする請求項29に記載のプローブの製造方法。

【請求項33】 トンネル電流または微小力または磁気力検出用のプローブを有するプローブユニットであって、前記プローブユニットが信号処理用ICの形成された単結晶Si基板と、該基板上に形成された絶縁層と、該絶縁層に一部を支えられた単結晶Si層からなるレバーと、該レバー上に接合層を介して配された金属からなるチップと、該接合層と該チップによって形成された中空の領域と該レバーの端部に形成された電極配線とにより構成されていることを特徴とするプローブユニット。

【請求項34】 前記単結晶Si基板が、前記絶縁層の一部を支えられた単結晶Si層からなるレバーと対応する位置に、結晶軸異方性エッチングによる貫通孔を有し

ていることを特徴とする請求項33に記載のプロブユニット。

【請求項35】 前記ティップを形成する金属が、Au、Pt、Irのいずれか、或いはその合金を含むことを特徴とする請求項33に記載のプロブユニット。

【請求項36】 前記単結晶Si層からなるレバーは、その電気抵抗が $0.01\Omega\cdot\text{cm}$ 以下であることを特徴とする請求項33に記載のプロブユニット。

【請求項37】 プロブと、このプロブと対向する試料媒体に対して走査し、その試料媒体との間の物理現象により生じるトンネル電流または微小力を検出して試料観察を行う走査型プロブ顕微鏡において、請求項33に記載のプロブユニットを備えたことを特徴とする走査型プロブ顕微鏡。

【請求項38】 プロブと、このプロブと対向する記録媒体に対して走査し、その記録媒体との間の物理現象により生じるトンネル電流または微小力を検出して情報の記録再生を行う情報記録再生装置において、請求項33に記載のプロブユニットを備えたことを特徴とする情報記録再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、トンネル電流または微小力または磁気力検出用の微小ティップの製造方法、及びその製造用雌型基板、並びにその微小ティップを有するプロブの製造方法とそのプロブ、該プロブを有するプロブユニットと走査型プロブ顕微鏡及び情報記録再生装置に関するものである。

【0002】

【従来の技術】 近年において、導体の表面原子の電子構造を直接観察できる走査型トンネル顕微鏡（以下、STMと略す）が開発され（G. Binnig et al., Phys. Rev. Lett., 49, 57 (1982)）、単結晶、非晶質を問わず実空間像を高い分解能をもって測定することができるようになった。しかも試料に電流による損傷を与えずに低電力で観測できる利点も有し、更に大気中でも動作し、種々の材料に対して用いることができるので、今後広範囲な応用が期待されている。かかるSTMは金属のティップと導電性物質間に電圧を加えて 1nm 程度の距離まで近づけるとトンネル電流が流れることを利用している。この電流は両者の距離変化に非常に敏感であり、かつ指数関数的に変化するので、トンネル電流を一定に保つようにティップを走査することにより実空間の表面構造を原子オーダーの分解能で観察することができる。このSTMを用いた解析の対象物は導電性材料に限られていたが、導電性材料の表面に薄く形成された絶縁層の構造解析にも応用され始めている。更に、上述の装置、手段は微小電流を検知する方法を用いているため、媒体に損傷を与えず、かつ低電力で観測できる利点をも有する。また、大気中での作

動も可能であるため、STMの手法を用いて、半導体あるいは高分子材料等の原子オーダー、分子オーダーの観察評価、微細加工（E. E. Ehrichs, Proceedings of 4th International Conference on Scanning tunneling Microscopy/Spectroscopy, "89, S13-3）、及び情報記録再生装置等のさまざまな分野への応用が研究されている。

10 【0003】 例えば、情報記録再生装置への応用を考えると、高い記録密度を達成するためにSTMのティップの先端部の曲率半径が小さいことが要求されている。また同時に、記録再生システムの機能向上、特に高速化の観点から、多数のプロブを同時に駆動すること（ティップのマルチ化）が提案されているが、このために同一の基板上に特性のそろったティップを作製することが必要となる。また、原子間力顕微鏡（以下、AFMと略す）によれば物質の表面に働く斥力、引力を検知するため導体、絶縁体を問わず試料表面の凹凸像が測定でき

20 る。このAFMには片持ち梁（カンチレバー）の自由端に微小ティップを形成したものが用いられておりSTMと同様にティップの先端部の曲率半径が小さいことが要求されている。

【0004】 更に、同一装置でAFM及びSTM観察するための多機能顕微鏡として、走査型原子間力／トンネル複合顕微鏡（AFM／STM）がある。これによると、AFMで用いられるプロブはカンチレバーとそのカンチレバーに保持されたティップからなり、ティップを導電性にすることによってティップと試料との間に流れる電流を検出できる。通常的使用方法では、AFM動作時にティップと試料との間にバイアスを加えて電流を検出し、同一のティップによる表面凹凸像とトンネル電流分布像を同時に取得することができる。この複合機においても、ティップが試料表面に原子レベルでアクセスできることを応用し、局所領域に記録情報を書き込む、情報記録再生装置が考えられている。この場合には、書き込み或は読み出し速度を高めるため、プロブの複数化が必須のものとなる。

30 【0005】 また、磁気力顕微鏡（MFM）は、磁性体からなるバネ状のプロブを用い、磁気記録媒体や磁気ヘッド等の磁性材料である試料とプロブの間に働く力を検出することにより、試料の漏洩磁界分布を2次元、3次元的に非破壊で計測するものである。MFM用のプロブは鋭い先端の微小ティップとバネとなるカンチレバーからなり、微小ティップまたは、微小ティップとカンチレバーが磁性体層を有したものである。MFMにおいては、試料の構造評価以外にも、ティップの発生する磁界を用いて、磁気記録媒体に直接記録を行う情報記憶装置への応用（T. Okubo et al., IEEE

40 Trans. Magn. MAG-27 (6), p

p. 5286-5288, 1991) も研究されている。構造評価や情報記録再生装置への応用を考えると、高分解能や高記録密度を達成するためにMFMのティップの先端部の曲率半径が小さいことが望まれる。

【0006】従来、上記のような微小ティップの形成方法として、半導体製造プロセス技術を使い単結晶シリコンを用いて異方性エッチングにより形成した微小ティップが知られている(米国特許第5,221,415号明細書)。この微小ティップの形成方法は、図12に示すように、まず二酸化シリコン510、512のマスクを被覆したシリコンウエハ514に異方性エッチングによりピット518を設け、二酸化シリコン510、512を除去し、次に全面に窒化シリコン層520、521を被覆してカンチレバー(片持ち梁)及び微小ティップとなるピラミッド状ピット522を形成し、カンチレバー形状にバターニングした後、裏面の窒化シリコン521を除去し、ソウカット534とCr層532を設けたガラス板530と窒化シリコン520を接合し、シリコンウエハ514をエッチング除去することによりマウンティングブロック540に転写された窒化シリコンからなるティップとプローブを作製するものである。最後に、裏面に光てこ式AFM用の反射膜となる金属膜542を形成する。これをMFMに用いる場合には、上記プローブの表面に真空蒸着法を用いて磁性体層543を形成すればよい。同様に、Si上に形成した二酸化シリコンからなるプローブ上の表面に、真空蒸着法を用いて磁性体層を形成した例としてはA. Kikukawa等(Appl. Phys. Lett. Vol. 61(21), 23 November 1992, pp 2067-2069)、又は保坂等(1992年度精密工学会秋季大会学術講演会講演論文集, H22, pp. 277-278)によるMFMがある。

【0007】また、図13(a)に示されるように、たとえば基板201上の薄膜層202を円形にバターニングし、それをマスクにして基板201をエッチングし、サイドエッチングを利用してティップ203を形成する方法(O. Wolter, et al., "Micro machined silicon sensors for scanning force microscopy", J. Vac. Sci. Technol. B9(2), Mar/Apr, 1991, pp 1353-1357)、さらには図13(b)に示されるように、逆テーバーをつけたレジスト205のレジスト開口部206に基板204を回転させながら導電性材料207を斜めから蒸着し、リフトオフすることによりティップ208を形成するスピント(Spindt)等により提案された方法(C. A. Spindt, et al., "Physical properties of thin film field emission cathode with molybdenum cone

s" J. Appl. Phys., 47, 1976, pp 5248-5263)等がある。また、この方法により形成された磁気力検出用の探針もある(K. Yanagisawa et al., "Magnetic Micro-Actuator", Proceedings IEEE Micro Electro Mechanical Systems, 1991, pp. 120-123)。MFM等に用いる磁気力検出用の探針としては、これらの方法により、着磁により任意の方向に磁化方向を設定できる保磁力の大きな磁性体材料や、逆に測定磁界の方向に探針の磁化が向く保磁力の小さな磁性体材料等の所望の特性を持つ探針を形成することが可能となる。

【0008】

【発明が解決しようとする課題】しかしながら、上記したような従来の微小ティップの形成方法は以下のような問題点を有していた。例えば、図12に示したような従来例の微小ティップの製造方法ではつぎのような問題点がある。すなわち、

(1) ティップの雌型となったシリコン基板は、後工程でエッチング除去されてしまうため再利用ができず、生産性が低くなり製造コストが高くなること。

(2) ティップの雌型となったシリコン基板をエッチングするため、プローブ表面のエッチング液によるティップ部の材料劣化、形状劣化、及びエッチング液からの汚染等が生じる可能性がある。

(3) ティップ表面上に導電性材料を被覆してSTMのティップとする場合には、ティップの先端部は鋭利に形成されているが、このために導電性材料が被覆されにくく、被覆した場合に成膜した導電体膜の粒塊が現れ、再現性良く粒塊の制御をすることが困難である。

(4) 薄膜カンチレバー上に微小ティップを形成する場合には、AFMでは反射膜をプローブの裏面の全面に形成するため、カンチレバーが反射膜の膜応力により反ってしまい、また、従来例による真空蒸着或はCVD法などで成膜したSiO₂, SiN, SiC, Cなどは、多結晶或はアモルファス状であり内部応力を少なからず有しているため、レバー自身に反りを生じてしまうという問題が生じる。レバーにこのような反りによるバラツキがあると、プローブを複数化した場合に記録媒体に対するそれぞれのプローブの荷重が異なってしまい、荷重によっては解像度の低下或は記録媒体やティップの破壊を引き起こす。また、Si基板などの厚い基板に、SiO₂, SiNなどの薄膜状のレバーの一部を保持させると、両者の積層部に応力が生じ、この応力は特にレバーの付け根の部分に集中するため、レバーを繰り返し動作させると、その部分から破壊を生じる。さらに、カンチレバー及びそれを保持する基板全面に導電性材料を被覆したプローブを用いて、記録媒体に対して電圧印加を行い情報の記録を行う場合、カンチレバー及びその保持基

板全面が電極として作用するため、記録媒体との間に浮遊容量が発生して電圧印加時間の遅延を引き起こす、等の問題を生じる。

(5) 磁気力検出用の従来の微小探針の製造方法は、探針プローブ上の表面に、真空蒸着法を用いて磁性体層を形成し、磁性体層をカンチレバーの表面の全面に形成するため、カンチレバーを試料に近接させた際に、探針のみならず、カンチレバー上に形成した磁性体層も漏洩磁界を受ける可能性があり、検出信号のノイズが大きくなる原因になる。また、磁性体層をカンチレバーの表面の全面に形成することで生じる磁性体層の膜応力によるカンチレバーの反りを抑えるために、磁性体層の厚みとしては数〜数十nm程度の薄膜となり、磁気力の検出感度が低くなる。さらに、探針表面上に磁性体層を被覆してMFMの探針とする場合には、探針の先端部は鋭利に形成されているが、このために磁性体材料が被覆されにくく、被覆した場合に成膜した磁性体膜の粒塊が現れ、再現性良く粒塊の制御をすることが困難である、等の問題が生じる。

【0009】また、図13に示したような従来例の微小ティップの製造方法ではつぎのような問題点がある。すなわち、

(6) ティップを形成する際のシリコンのエッチング条件やレジストのパターニング条件及び導電性材料の蒸着条件等を一定にするには厳しいプロセス管理が必要となり、形成される複数の微小ティップの高さや先端曲率半径等の正確な形状を維持するのが難しい。

(7) 特に、カンチレバー状プローブ上に導電性材料を被覆してSTMのプローブとする場合には、ティップ最先端部は鋭利に形成されているため被覆されにくく、トンネル電流という微弱な電流を取り扱うSTMでは安定な特性を得ることは難しい、等の問題が生じる。

【0010】そこで、本発明は、上記従来技術における課題を解決するため、微小ティップの雌型を後工程でエッチング除去することなく微小ティップを形成でき、雌型は再利用できることにより、生産性を向上すると同時に、製造コストを低減できる、トンネル電流または微小力または磁気力検出用の微小ティップの製造方法、及びその製造用雌型基板、並びにその微小ティップを有するプローブの製造方法とそのプローブ、該プローブを有するプローブユニットと走査型プローブ顕微鏡及び情報記録再生装置を提供することを目的とするものである。また、本発明は、エッチング液による微小ティップの材料乃至は形状の劣化や、汚染のない微小ティップを形成することができる構成を得ることを目的とするものである。また、本発明は、微小ティップの材料として金属材料を用いることができ、導電体薄膜を被覆する必要のない構成を得ることを目的とするものである。また、本発明は、微小ティップのみをカンチレバー先端に形成することができ、反射膜をプローブの裏面全面に形成する必

要のない構成を得ることを目的とするものである。また、本発明は、微小ティップとして再現性の良い均一な形状が得られ、且つ先端を鋭利に形成でき、探針の複数化（マルチ化）が容易となる構成を得ることを目的とするものである。さらに、本発明は、レバーの反りや破壊が生ぜず、媒体との間に発生する浮遊容量が低減され、微小ティップをレバー上に再現性よく容易に接合、形成することのできるプローブの製造方法とそのプローブ、並びに該プローブを有するプローブユニットと走査型プローブ顕微鏡及び情報記録再生装置を提供することを目的とするものである。

【0011】

【課題を解決するための手段】本発明は、上記目的を達成するため、トンネル電流または微小力または磁気力検出用の微小ティップの製造方法、及びその製造用雌型基板、並びにその微小ティップを有するプローブの製造方法とそのプローブ、該プローブを有するプローブユニットと走査型プローブ顕微鏡及び情報記録再生装置を、つぎのように構成したものである。すなわち、本発明の微小ティップの製造方法は、トンネル電流または微小力または磁気力検出用の微小ティップの製造方法であって、第1基板の表面に凹部を形成する工程と、前記第1基板の凹部を含む基板上に剥離層を形成する工程と、前記第1基板の剥離層上に微小ティップを形成する工程と、第2基板上に接合層を形成する工程と、前記第1基板における凹部を含む剥離層上の微小ティップを、前記第2基板上の接合層に接合する工程と、前記第1基板における剥離層と微小ティップの界面で剥離を行い、前記第2基板上の接合層上に前記微小ティップを転写する工程と、を少なくともその工程に含み、かつ、前記剥離層が、金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分とすることを特徴としている。本発明の微小ティップの製造方法においては、前記剥離層が二酸化シリコンよりなることを特徴としており、この剥離層の二酸化シリコンは、前記第一基板を熱酸化することにより形成することができる。また、本発明の微小ティップの製造方法においては、前記二酸化シリコンの膜厚は、500nm以上とすることが好ましく、また前記微小ティップは、白金または金により形成することが好ましい。そして、本発明の微小ティップの製造方法においては、前記微小ティップを、複数形成した構成を採ることができる。また、本発明の微小ティップの製造方法は、前記第1基板の剥離層上にめっき用電極層を形成する工程と、前記めっき用電極層上にめっき法により微小ティップを形成する工程と、を少なくともその工程に含むように構成することができる。また、本発明の微小ティップの製造方法は、前記微小ティップを、磁性体で形成することができる。

【0012】また、本発明の雌型基板は、トンネル電流または微小力または磁気力検出用の微小ティップの製

造に用いる雌型基板であって、前記雌型基板の表面に形成した雌型となる凹部に、微小ティップを剥離するための剥離層を金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分として形成したことを特徴としており、また、前記雌型基板の表面に形成した雌型となる凹部に、微小ティップを剥離するための剥離層を二酸化シリコンにより形成したことを特徴としている。そして、本発明の雌型基板においては、前記雌型となる凹部を、前記雌型基板の表面に複数形成した構成を採ることができる。

【0013】また、本発明のプロープの製造方法に関する発明の形態の一つは、トンネル電流または微小力または磁気力検出用の微小ティップを有するプロープの製造方法であって、シリコンよりなる第1基板の表面に凹部を形成する工程と、前記第1基板の凹部を含む基板上に剥離層を形成する工程と、前記第1基板の剥離層上に微小ティップを形成する工程と、第2基板上に弾性体材料を形成する工程と、前記第2基板の弾性体材料上に接合層を形成する工程と、前記第1基板における凹部を含む剥離層上の微小ティップを、前記第2基板上の接合層に接合する工程と、前記第1基板における剥離層と微小ティップの界面で剥離を行い、前記第2基板上の接合層に前記微小ティップを転写する工程と、

前記第2基板の一部を除去して弾性体材料から弾性体を形成する工程と、を少なくとも有し、かつ、前記剥離層が、金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物のいずれかの材料を主成分とすることを特徴としている。このプロープの製造方法においては、前記剥離層が二酸化シリコンよりなることを特徴としており、この剥離層の二酸化シリコンは、前記第一基板を熱酸化することにより形成することができる。また、このプロープの製造方法においては、前記二酸化シリコンの膜厚は、500nm以上とすることが好ましく、そして、前記微小ティップを、複数形成した構成を採ることができる。

【0014】また、本発明のプロープに関する発明の形態の一つは、基板と、該基板上に形成された接合層と、該接合層上に形成された微小ティップと、該接合層と該微小ティップとに囲まれた中空の領域と、を有するトンネル電流または微小力または磁気力検出用のプロープにおいて、該微小ティップを構成する複数の側壁面が該中空の領域に向かって凸であることを特徴としおり、または、基板上に形成されたレバーと、該レバー上に形成された接合層と、該接合層上に形成された微小ティップと、該接合層と該微小ティップとに囲まれた中空の領域と、を有するトンネル電流または微小力または磁気力検出用のプロープにおいて、該微小ティップを構成する複数の側壁面が該中空の領域に向かって凸であることを特徴としている。そして、このプロープにおいては、微小ティップを、複数形成した構成を採ることがで

きる。

【0015】また、本発明のプロープの製造方法に関する発明の形態の他の一つは、トンネル電流または微小力または磁気力検出用の微小力ティップを有するプロープの製造方法であって、シリコンよりなる第1基板の表面に凹部を形成する工程と、前記凹部を含む第1基板上に剥離層を形成する工程と、前記第1基板の剥離層上に微小ティップを形成する工程と、第2基板又は/及びビームパターンを形成した第3基板上に樹脂膜よりなる接着層を形成する工程と、前記樹脂膜よりなる接着層を介して前記第2基板と前記第3基板とを接着する工程と、前記第2基板上で第3基板を薄膜平板に整形する工程と、前記第2基板上の第3基板による薄膜平板に接合層を形成する工程と、前記薄膜平板を前記第2基板に接続するための支持部を形成する工程と、前記第1基板における凹部を含む剥離層上の微小ティップを、前記第3基板上の接合層に接合する工程と、前記第1基板における剥離層とティップの界面で剥離を行い、前記第3基板上の接合層に前記ティップを転写する工程と、前記第2基板上の薄膜平板下部における接着層を除去し、該薄膜平板と前記第2基板との間に空隙部を形成する工程とを少なくとも有していることを特徴としている。このプロープの製造方法においては、前記第3基板を、SOI基板で形成することができ、前記微小ティップを、複数形成した構成を採ることができる。

【0016】また、本発明のプロープに関する発明の形態の、他の一つは、トンネル電流または微小力または磁気力検出用のプロープであって、前記プロープが単結晶Si層からなるレバーと該レバー上に接合層を介して配された金属からなるティップとにより形成され、かつ前記ティップと接合層との間に中空の領域を有していることを特徴としている。このプロープにおいては、前記ティップを形成する金属が、Au、Pt、Irのいずれか或はその合金よりなり、前記接合層が、金属よりなることが好ましい。その際、前記接合層を形成する金属は、PtまたはAlであることが好ましく、また、前記単結晶Si層からなるレバーは、その電気抵抗が0.01Ω・cm以下であることが好ましい。

【0017】また、本発明のプロープの製造方法に関する発明の形態の、さらに他の一つは、トンネル電流または微小力または磁気力検出用のプロープの製造方法であって、前記プロープが単結晶Si材料からなる基板上に絶縁層を介して単結晶Si層からなるレバーを形成し、該レバー上に接合層を介して金属からなるティップを形成し、かつ前記ティップと接合層との間に中空の領域を形成することにより作製されることを特徴としている。そして、このプロープの作製は、単結晶Si基板上に形成された絶縁層上に単結晶Si層を形成する工程と、該単結晶Si層をレバー状に加工する工程と、該レバー上に接合層を形成する工程と、該接合層上に他の基

板で形成されたティップを転写する工程と、該レバー裏面の単結晶Si基板と絶縁層を除去し該レバー裏面に空隙を形成する工程とを少なくともその作製工程に含んでいることを特徴とする。このプローブの製造方法は、前記ティップが、Au, Pt, Irのいずれか、或いはその合金を含み、前記単結晶Si層からなるレバーは、その電気抵抗が $0.01\Omega \cdot \text{cm}$ 以下であることが好ましい。また、前記ティップの転写は、圧力によるティップ材料或は接合部の変形によって行うことができる。

【0018】また、本発明においては、トンネル電流または微小力または磁気力検出用のプローブを有するプローブユニットであって、前記プローブユニットが信号処理用ICの形成された単結晶Si基板と、該基板上に形成された絶縁層と、該絶縁層の一部を支えられた単結晶Si層からなるレバーと、該レバー上に接合層を介して配された金属からなるティップと、該接合層と該ティップによって形成された中空の領域と該レバーの端部に形成された電極配線とからなるプローブユニットを構成することができる。そして、このプローブユニットは、その単結晶Si基板に、前記絶縁層の一部を支えられた単結晶Si層からなるレバーと対応する位置に、結晶軸異方性エッチングによる貫通孔を有していることを特徴としている。また、前記ティップを形成する金属は、Au, Pt, Irのいずれか、或いはその合金を含むものであることが好ましく、前記単結晶Si層からなるレバーは、その電気抵抗が $0.01\Omega \cdot \text{cm}$ 以下であることが好ましい。さらに、本発明においては、このようなプローブユニットを用いて、プローブと、このプローブと対向する試料媒体に対して走査し、その試料媒体との間の物理現象により生じるトンネル電流または微小力を検出して試料観察を行う走査型プローブ顕微鏡、情報の記録再生を行う情報記録再生装置を構成し良好な試料観察や、情報の記録再生を実現することができる。

【0019】

【発明の実施の形態】本発明は上記した製造方法により、微小ティップの製造に用いる雌型を後工程でエッチング除去することなく微小ティップを形成することができるから、雌型は再利用することが可能となり、生産性を向上させると同時に、製造コストを低減することが可能となる。また、エッチング液によるティップ部の材料劣化、形状劣化、及びエッチング液からの汚染等をなくすることが可能となる。さらに、ティップの材料として金属を用いることができ、導電性材料を被覆する必要がなくなるだけでなく、このティップのみをカンチレバー先端に形成することができるから、反射膜をプローブの裏面に形成する必要もなくすることができる。さらにまた、ティップとして金属からなる微小ティップ材料を用いることにより再現性の良い均一な形状が得られ、かつ先端を鋭利に形成することができ、また複数の微小ティップを形成した場合においても微小ティップの先端曲率半径

を揃えることができティップの複数化（マルチ化）を容易に実現することができる。以下に、その詳細を図に基づいて説明する。本発明によるプローブの構成は、基板あるいはレバー上に形成された接合層、該接合層上に形成されたティップ、及び該接合層と該ティップとに囲まれた中空の領域、を有するトンネル電流検出用または微小力検出用のプローブであり、図1はその製造工程を示す断面図である。以下、この図に従い製造方法を説明する。第一に、シリコンよりなる第1基板1の表面に凹部3を形成する。これには、まず第1基板1に保護層2を形成し、次に、保護層2の所望の箇所を、フォトリソグラフィとエッチングによりパターニングしてシリコンの一部を露出させ、次に、結晶軸異方性エッチング等を用いてシリコンをエッチングして凹部3を形成する方法が用いられる。保護層2としては二酸化シリコンや窒化シリコンを用いることができる。シリコンのエッチングにはティップ先端部を鋭利に形成できる結晶軸異方性エッチングを用いることが好ましい。エッチング液に水酸化カリウム水溶液を用いることにより（111）面と等価な4つの面で囲まれた逆ピラミッド状の凹部3を形成することができる（図1（a）参照）。

〔0020〕第二に、上記凹部3を含む第1基板1上に酸化物よりなる剥離層4を形成する。この剥離層4形成後の工程で、剥離層4上に微小ティップ5材料を成膜した後、微小ティップ5を剥離層4から剥離するため、微小ティップ5材料が剥離しやすい剥離層4材料を選択する必要がある。すなわち、剥離層4の材料にティップ5材料との反応性・密着性が小さい金属元素、半金属元素、半導体元素のそれぞれの酸化物あるいは窒化物、を用いることにより良好に剥離することが可能となる。特に複数本のティップを同時に形成する必要がある場合は剥離層の材質に大きく依存し、このような酸化物、窒化物を用いることにより歩留り良く複数のティップを得ることができる。これら酸化物、窒化物は、たとえばBN, AlN, Al₂O₃, Si₃N₄, SiO₂, TiN, TiO₂, VO₂, Cr₂O₃, ZrO₂, Ta₂O₅, WO₃等が使用できる。これらの材料はスパッタリング法や真空蒸着法により形成することができる。さらに、第1基板1にシリコンを用いる場合は基板表面を酸化することにより容易に二酸化シリコン（SiO₂）を得ることができる。この酸化による二酸化シリコンの形成方法は、放置（自然酸化）する方法、硫酸+過酸化水素水を利用する方法、沸騰水を用いる方法、熱酸化炉を用いる方法等があり、特に、熱酸化炉をもちいてシリコン表面を熱酸化する方法が再現性・制御性・成膜速度の点で優れている。特に、剥離層に用いた場合これを熱酸化した膜を厚くすることにより、シリコン基板表面の凹凸を吸収し表面を平滑にすることができる。このため形成されるティップの表面も平滑となり、形成されたティップの強度を向上させることが可能である。また、ティップと

剥離層との界面が平滑であるため、ティップを剥離層から剥離することが容易となる。上記の効果を得るためには二酸化シリコン膜厚が200nm以上であることが望ましい。また、シリコンを熱酸化して酸化膜を形成することによりティップを構成する側壁面を中空の領域に向かって凸の形状とすることができる(図1(b)参照)。これは、シリコンの形状により、熱酸化した時の二酸化シリコンの厚みに差が生じることを利用している。これによりティップを強固な構造とすることができる。すなわち、本発明においてはティップが中空構造であるため、特に金属のティップの場合ティップ先端が試料と接触する際に変形しやすいが、図の様な形状とすることにより、ティップ先端に加わる力に対してより変形しにくい構造にすることができる。上記の効果を得るためには、二酸化シリコン膜厚が500nm以上であることが望ましい。また、同時に先端曲率半径を小さくすることが可能である。

【0021】第三に、前記凹部を含む剥離層上に微小ティップ5を形成する。微小ティップ5の材料としては導電性の高い金属系材料が必要であり、より好ましくは貴金属または貴金属合金が良い。微小ティップ5材料の成膜には既知の薄膜作製技術である真空蒸着法、スパッタリング法等が用いられる。特に、真空蒸着法は成膜時の粒子のエネルギーが小さいため、剥離層4との密着性が小さく、剥離性に優れている。成膜後既知のフォトリソグラフィの手法を用いて微小ティップ5材料をパターンニングし、微小ティップ部とする(図1(c)参照)。また、めっき法による微小ティップ形成も可能である。すなわち第1基板上に既知の成膜技術によりめっき用電極層を形成し、このめっき用電極層の微小ティップ形成部以外の場所をレジスト等で覆った後、めっき用電極露出部(微小ティップ形成部)に対してめっき法によって選択的に微小ティップ材料を形成することにより、容易に、かつ金属材料の無駄無く材料コストを低減し、微小ティップを形成できる。めっきの方法としては、電解、無電解共に使用可能であるが、無電解めっき法は溶液のpH、或いは液温が高い、膜応力が大きい等の問題があり、好ましくは電解めっき法を用いる。

【0022】第四に、第2基板8または第2基板8上に形成されたカンチレバー等の弾性体9上に接合層7を形成する。第2基板8および弾性体9は接合層7を介して微小ティップ5を支持する部材である。接合層7は圧力によりティップを接合するためのものであり、微小ティップ5と接合層7に金属を用いれば、圧力で互に変形することにより金属結合を得ることができる。そこで、材料としては金属、特にAu、Ptのような延性・展性に富んだ金属が望ましい。また、Au、Ptは剥離層に二酸化シリコン、特に熱酸化により形成した二酸化シリコンを用いた場合は剥離性にも優れ歩留り良くティップを得ることができる。なお、トンネル電流を取り出すた

めの配線10は、接合層7と同一材料で同一層に形成しても良い。

【0023】第五に、前記凹部3を含む剥離層4上の微小ティップ5材料を接合層7に接合する。これには、それぞれの基板を真空チャック等により保持できるアライメント装置を用い、第1基板1上の微小ティップ5と第2基板8上の接合層7とを位置合わせして対向・接触させ、更に荷重を加えることにより微小ティップ5と接合層7の接合(圧着)を行う(図1(d)参照)。

【0024】第六に、前記剥離層4と微小ティップ5材料の界面で剥離を行い接合層7上に微小ティップ5材料を転写する。すなわち、第1基板1と第2基板8を引き離すことにより、剥離層4と微小ティップ5との界面で剥離させる(図1(e)参照)。また、本発明においては、上記第四以降の製造方法として以下の方法もふくまれる。すなわち、少なくとも1つ以上の固定電極を第2基板又は/及び第3基板上に樹脂膜よりなる接着層を形成し、該接着層を介して第3基板と第2基板を接着し、第3基板を薄膜平板に整形し、薄膜平板と第2基板とを接続するための支持部、及び接合層を形成し、第1基板の剥離層上の微小ティップ材料を接合層に接合、転写した後に、接着層を除去することにより、微小ティップを自由端に有するトンネル電流または微小力検出用のプローブを作製することが可能である。上記プローブが、薄膜平板と、該薄膜平板を前記基板に対して回転自在に支持する2つのねじり梁と、該ねじり梁を基板上に空隙を介して上部から支持することにより前記薄膜平板を基板に平行に配置させる支持部と、前記薄膜平板上の一端に形成された接合層と、該接合層上に形成された微小ティップとからなる構造を有することにより、薄膜平板の下部の第2基板上に形成した固定電極と薄膜平板に電圧を印加することにより生じる静電力により前記ねじり梁がねじり回転し、薄膜平板が回転変位する静電アクチュエータの機能を有する。

【0025】

【実施例】以下実施例を挙げて本発明を詳細に説明する。

【実施例1】本発明の実施例1におけるSTM用プローブの構成を図2に示す。図2において、基板上に形成された接合層7上に微小ティップ5が接合され、またトンネル電流用配線10が接合層7に接続されている。図1は実施例1のプローブの製造工程を示す断面図である。以下、この図に従い製造方法を説明する。まず、面方位(100)の単結晶シリコンウエハを第1基板1として用意した。次に、保護層2としてシリコン熱酸化膜を100nm形成した。次に、保護層2の所望の箇所を、フォトリソグラフィとエッチングによりパターンニングし、10 μ m平方のシリコンを露出した。次に、水酸化カリウム水溶液を用いた結晶軸異方性エッチングによりパターンニング部のシリコンをエッチングした。なお、エッチ

ング条件は、濃度 30% の水酸化カリウム水溶液を用い、液温 90℃、エッチング時間は 10 分とした。このとき (111) 面と等価な 4 つの面で囲まれた深さ約 7 μm の逆ピラミッド状の凹部 3 が形成された (図 1

(a) 参照)。次に、保護層 2 である熱酸化膜をフッ酸とフッ化アンモニウムの混合水溶液 ($\text{HF}:\text{NH}_4\text{F}=1:5$) で除去した。次に、120℃に加熱した硫酸と過酸化水素水の混合液、及び、2% フッ酸水溶液を用いて第 1 基板 1 の洗浄を行った。次に、酸化炉をもちいて第 1 基板 1 を酸素及び水素雰囲気中で 1000℃に加熱し、剥離層 4 である二酸化シリコンを 100 nm 堆積した (図 1 (b) 参照)。次に微小ティップ 5 材料として金 Au を真空蒸着法により成膜しフォトリソグラフィとエッチングによりパターン形成を行った。なお、このときの Au の膜厚は 1.0 μm とした (図 1 (c) 参照)。次に第 2 基板 8 として表面酸化膜を形成したシリコン基板を用意し、この表面にクロム (Cr) を 5 nm、Au を 300 nm 真空蒸着法により、成膜しフォトリソグラフィとエッチングによりパターン形成を行い、接合層 7 及び配線 10 とした。次に、第 1 基板 1 上の微小ティップ 5 と第 2 基板 8 上の接合層 7 とを位置合わせして対向・接触させ、更に荷重を加えることにより微小ティップ 5 と接合層 7 の接合 (圧着) を行った (図 1 (d) 参照)

次に、第 1 基板 1 と第 2 基板 8 を引き離すことにより、剥離層 4 と微小ティップ 5 との界面で剥離させた (図 1 (e) 参照)。このとき、基板表面からのティップの高さは約 8 μm であった。またティップ先端の曲率半径は約 30 nm であった。

剥離層	Si	Cr	SiO ₂
圧着確率; 条件 1	25%	85%	100%
圧着確率; 条件 2	10%	70%	100%

以上の結果より、剥離層 4 として SiO₂ を用いることにより、剥離が容易となり、接合の歩留まりが向上した。

【0028】 [実施例 2] 本発明の実施例 2 は、STM 用プローブまたその製造方法として実施例 1 とは別の形態を採るものである。プローブの構成は実施例 1 と同一であり、プローブの製造工程もほぼ同一である。実施例 1 と異なる部分は以下の部分である。すなわち図 1

(b) で示される工程において剥離層 4 である二酸化シリコンを 500 nm 堆積した。この方法により作製したティップの先端の曲率半径は約 20 nm であった。本実施例で作製した STM 用プローブを用いて図 3 で示される STM 装置にて実施例 1 と同様の方法で HOPG (高配向熱分解グラファイト) 基板の劈開面をバイアス電流 1 nA で観察したところ、実施例 1 よりもさらに繊細な原子像を得ることができた。

【0026】 図 3 は本実施例の微小ティップを適用した STM 装置のブロック図を示す。図 3 において、微小ティップ 5 と試料 11 との間にバイアス電圧を印加し、この間を流れるトンネル電流 I_t を検出し、 I_t が一定となるようにフィードバックをかけ、XYZ 駆動ピエゾ素子 12 の Z 方向を駆動しティップ 5 と試料 11 との間隔を一定に保っている。更に、XYZ 駆動ピエゾ素子 12 の XY を駆動することにより試料の 2 次元像である STM 像が観察される。この装置で試料として HOPG (高配向熱分解グラファイト) 基板の劈開面をバイアス電流 1 nA で観察したところ、良好な原子像を得ることができた。また、本実施例において実施例 1 と同様にして第 1 基板 1 上に複数の凹部 3 を形成することにより、第 2 基板 8 上に複数の微小ティップ 5 を形成することができた。この方法により、形状のそろった微小ティップを歩留り良く同時に形成することができた。

【0027】 また、上記図 1 (b) の工程において SiO₂ を成膜せずに第 1 基板 1 の Si 表面を剥離層 4 とした場合と、上記図 1 (b) の工程において剥離層 4 として第 1 基板 1 上に真空蒸着法により Cr を 100 nm 成膜した場合と、本実施例による方法による場合の 3 つの場合で、以下の 2 つの条件によるティップ圧着確率の比較を行った。微小ティップ 5 は膜厚 1.0 μm の金 Au を用いた。条件 1; 本実施例同様に接合層 7 として Cr 下引きの Au を用い、圧着荷重は 10 kgf で、接合温度は室温であった。条件 2; 接合層 7 は Al、圧着荷重 10 kgf を加えた状態で窒素雰囲気中で温度 300℃で 1 時間放置した。第 1 基板 1 上の微小ティップ 5 の個数 1000 個に対する圧着確率を下表に示す。

【0029】 [実施例 3] 本発明の実施例 3 は、AFM 用カンチレバー型プローブ及びその製造方法を構成するものであり、そのプローブの構成を図 5 に示す。図 5 において、カンチレバー 9 上に形成された接合層 7 上に微小ティップ 5 が接合されている。図 4 は本実施例のプローブの製造工程を示す断面図である。以下、この図に従い製造方法を説明する。まず、面方位 (100) の単結晶シリコンウエハを第 1 基板 1 として用意した。次に、保護層 2 としてシリコン熱酸化膜を 100 nm 形成した。次に、保護層 2 の所望の箇所を、フォトリソグラフィとエッチングによりパターンニングし、10 μm 平方のシリコンを露出した。次に、水酸化カリウム水溶液を用いた結晶軸異方性エッチングによりパターンニング部のシリコンをエッチングした。なお、エッチング条件は、濃度 30% の水酸化カリウム水溶液を用い、液温 90℃、エッチング時間は 10 分とした。このとき (111) 面

と等価な4つの面で囲まれた深さ約7 μ mの逆ピラミッド状の凹部3が形成された(図4(a)参照)。次に、保護層2である熱酸化膜をフッ酸とフッ化アンモニウムの混合水溶液(HF:NH₄F=1:5)で除去した。次に、120℃に加熱した硫酸と過酸化水素水の混合液、及び、2%フッ酸水溶液を用いて第1基板1の洗浄を行った。次に、熱酸化炉をもちいて第1基板1を酸素及び水素雰囲気中で1000℃に加熱し、剥離層4である二酸化シリコンを500nm堆積した(図4(b)参照)。次に微小ティップ5材料として金Auを真空蒸着法により成膜しフォトリソグラフィとエッチングによりパターン形成を行った。なお、このときのAuの膜厚は1.0 μ mとした(図4(c)参照)。次に第2基板8として単結晶シリコン基板を用意し、第2基板8両面に二酸化シリコン13を0.3 μ m、窒化シリコン14を0.5 μ m成膜した。次に表面の窒化シリコン14をフォトリソグラフィとエッチングによりカンチレバー9(片持ち梁)の形状にパターニングした。このとき、カンチレバーの寸法は幅50 μ m、長さ300 μ mとした。次に、裏面の窒化シリコン14及び二酸化シリコン13を同様にエッチングマスク形状にパターニングした。次に、チタン(Ti)を3nm、金(Au)を50nm成膜し、フォトリソグラフィとエッチングによりパターン形成を行い、カンチレバー上に接合層7を形成した。次に、第1基板1上の微小ティップ5と第2基板8上の接合層7とを位置合わせして対向・接触させ、更に荷重を加えることにより微小ティップ5と接合層7の接合(圧着)を行った(図4(d)参照)。次に、第1基板1と第2基板8を引き離すことにより、剥離層4と微小ティップ5との界面で剥離させた(図4(e)参照)。次に、表面保護層15としてポリイミド層をスピコートにより塗布し、ベークして形成した。次に、裏面の窒化シリコン14をエッチングマスクにして、90℃に加熱した30%水酸化カリウム水溶液により裏面からシリコン基板8のエッチングを行った。次に、フッ酸とフッ化アンモニウム混合水溶液により二酸化シリコン層13を除去した。最後に、酸素プラズマを用いて表面保護層を除去してカンチレバー型プローブを形成した(図4(f)参照)。

【0030】上記、本実施例のプローブを用いた光でこの方式のAFM装置を作製した。本実施例により作製したAFM用のプローブでは、変位測定のためのレーザーの反射をカンチレバー先端に設けた接合層7の裏面にて行うことができ、反射膜の代用となる。これにより、カンチレバーの裏面の全面に反射膜をコーティングする必要がなく、その膜応力により反ることがなくなった。本AFM装置のブロック図を図6に示す。AFM装置はカンチレバー51と接合層48と接合層48に接合した微小ティップ50からなるプローブと、レーザー光61と、カンチレバー自由端の接合層裏面にレーザー光を集光す

るためのレンズ62とカンチレバーのたわみ変位による光の反射角の変化を検出するポジションセンサー63と、ポジションセンサーからの信号により変位検出を行う変位検出回路66と、XYZ軸駆動ピエゾ素子65と、XYZ軸駆動ピエゾ素子をXYZ方向に駆動するためのXYZ駆動用ドライバー67とからなる。このAFM装置を用い、マイカからなる試料64にプローブを接近させた後に、XYZ軸駆動ピエゾ素子65のXY方向を駆動することにより試料表面のAFM像を観察したところ、マイカ表面のステップ像を観察することができた。また本実施例において実施例3と同様に第一基板1上に複数の凹部3を形成することにより、第二基板8上に複数のカンチレバー9を形成することにより複数のカンチレバー9上にそれぞれ微小ティップ5を形成することができた。この方法により、形状のそろった微小ティップを歩留り良く同時に形成することができた。

【0031】[実施例4] 本発明の実施例4は、微小ティップの製造方法としてさらに別の製造方法を構成するものであり、その工程を図7に示す。まず、面方位(100)の単結晶シリコンウエハを第1基板1として用意し、実施例1と同様の方法にて逆ピラミッド状の凹部3を形成した(図7(a)参照)。次に、スパッタリング法を用いて凹部3を含む第1基板1に剥離層4として酸化アルミニウム(Al₂O₃)を100nm堆積した(図7(b)参照)。次に微小ティップ5材料として白金(Pt)を電子ビーム(EB)蒸着法により成膜し、フォトリソグラフィとエッチングによりパターン形成を行った。なお、このときのPtの膜厚は1.0 μ mとした(図7(c)参照)。次に第2基板8として表面酸化膜を形成したシリコン基板を用意し、この表面にクロム(Cr)を5nm、Auを300nm真空蒸着法により成膜し、フォトリソグラフィとエッチングによりパターン形成を行い、接合層7及び配線10とした。次に、第1基板1上の微小ティップと第2基板8上の接合層とを位置合わせして対向・接触させ、更に荷重を加えることにより微小ティップ5と接合層7の接合(圧着)を行った(図7(d)参照)。次に、第1基板1と第2基板8を引き離すことにより、剥離層4と微小ティップ5との界面で剥離させた(図7(e)参照)。このとき、基板表面からのティップの高さは約8 μ mであった。本実施例を用いたSTM装置において、実施例1と同様にHOPG(高配向熱分解グラファイト)基板の劈開面をバイアス電流1nAで観察したところ、良好な原子像を得ることができた。本実施例においては剥離層4として酸化アルミニウム(Al₂O₃)を用いたが、酸化クロム(Cr₂O₃)をスパッタリング法により堆積しても同様の効果が得られる。

【0032】[実施例5] 本発明の実施例5は、微小ティップの製造方法としてさらにまた別の製造方法を構成するものである。本実施例は実施例4で用いた図7を同

様に用いて説明する。まず、面方位(100)の単結晶シリコンウエハを第1基板1として用意し、実施例1および3と同様の方法にて逆ピラミッド状の凹部3を形成した(図7(a)参照)。次に、低压化学気相成長法(LP-CVD)を用いて凹部3を含む第1基板1に剥離層4として窒化シリコン(Si₃N₄)を100nm堆積した(図7(b)参照)。次に微小ティップ5材料として白金(Pt)を電子ビーム(EB)蒸着法により成膜し、フォトリソグラフィとエッチングによりパターン形成を行った。なお、このときのPtの膜厚は1.0μmとした(図7(c)参照)。次に第2基板8として表面酸化膜を形成したシリコン基板を用意し、この表面にクロム(Cr)を5nm、Auを300nm真空蒸着法により成膜し、フォトリソグラフィとエッチングによりパターン形成を行い、接合層7及び配線10とした。次に、第1基板1上の微小ティップと第2基板8上の接合層とを位置合わせして対向・接触させ、更に荷重を加えることにより微小ティップ5と接合層7の接合(圧着)を行った(図7(d)参照)。次に、第1基板1と

剥離層	Si	Cr	窒化シリコン
圧着確率	25%	85%	100%

以上の結果より、剥離層4として窒化シリコンを用いることにより、剥離が容易となり、接合の歩留まりが向上した。

【0034】[実施例6] 本発明の実施例6は、AFM/STM用プローブ及びその製造方法を構成するものである。本実施例では、本発明の第2実施例で作製された第1基板の微小ティップを結晶シリコンからなる薄膜平板上に転写したAFMまたはSTM用のプローブを作製した。作製したプローブの斜視図を図8(a)に、そのA-A断面図を図8(b)に示す。本発明のプローブは図8より以下の構造を持つ。104は固定電極85及び86を有する窒化シリコン膜100、101を形成したシリコンブロック、81は導電性を有するn型の結晶シリコンからなる薄膜平板であり、ねじり梁82を側面に有し、空隙102を介して支持部83、84によりねじり梁82の上面で吊り下げ支持されている。薄膜平板81は、平板電極部88と、一端に接合層78及び接合層上に形成した微小ティップ80を有する開口部87を設けた可撓梁89を有する。固定電極86は平板電極部88に対向するように窒化シリコン膜100上に配置して形成してある。支持部83、84は、Al膜の電気導電体よりなり、接合層はPt、微小ティップは実施例1と同様の行程により形成したAuよりなる。支持部83は、薄膜平板81と固定電極85、及び薄膜平板81と接合層78を通じて微小ティップ80とも電氣的に接続している。これにより支持部はねじり梁82を介して薄膜平板81をエアブリッジ(Air Bridge)構造

第2基板8を引き離すことにより、剥離層4と微小ティップ5との界面で剥離させた(図7(e)参照)。このとき、基板表面からのティップの高さは約8μmであった。本実施例を用いたSTM装置において、実施例1と同様にHOPG(高配向熱分解グラファイト)基板の劈開面をバイアス電流1nAで観察したところ、良好な原子像を得ることができた。

【0033】また、上記図7(b)の工程において窒化シリコンを成膜せずに第1基板1のSi表面を剥離層4とした場合と、上記図7(b)の工程において剥離層4として第1基板1上に真空蒸着法によりCrを100nm成膜した場合と、本実施例による方法による場合の3つの場合で、ティップ圧着確率の比較を行った。微小ティップ5は膜厚1.0μmの白金Ptを用いた。接合層7としてCr下引きのAuを用い、圧着荷重は10kgfで、接合温度は室温で実験した。第1基板1上の微小ティップ5の個数1000個に対する圧着確率を下表に示す。

にて機械的かつ電氣的に接続する。本発明のプローブは、固定電極86と固定電極85に電圧を印加することにより、固定電極86と平板電極部88との間に静電引力が生じ、ねじり梁がねじり回転し、平板電極部がシリコンブロック側に変位し、微小探針が逆側に変位する、すなわち、薄膜平板81がねじり梁の回転軸回りに回転変位する静電アクチュエータの機能を有している。本発明の静電アクチュエータを有するプローブでは、可撓梁の自由端に微小ティップを有することでAFM用プローブとして用いると共に、微小ティップ及び薄膜平板が電気導電性を有することによりSTM用プローブとしても用いることが可能であり、さらに複合型STM/AFM用プローブとして利用できる。また、図2で示したSTM装置に本発明のプローブを用いることで、固定電極85と固定電極86に電圧を印加し微小ティップを変位させ、XYZ軸駆動ピエゾ素子のZ方向の駆動を代わりに行うことができる。

【0035】図9及び図10は本発明のプローブの製造方法を説明するための作製工程図である。図9、10を用いて図8に示すプローブのA-A断面図における本発明の製造方法について説明する。第3基板として、シリコン基板91上に二酸化シリコン膜の絶縁層92を介して後工程で薄膜平板81となるn型の結晶シリコン膜93(30Ω/□、厚さ1μm)が形成してなるSOI(Si on Insulator)基板を用いた(図9(a))。前記基板上にフォトリソグロブプロセスを用いてフ

フォトレジストのパターニングを施し、該フォトレジストをマスクとして結晶シリコン膜93をCF4ガスを用いて反応性イオンエッチング(RIE)によりエッチングし、後工程にて薄膜平板となる開口部87を有するビームパターン94を形成し、フォトレジストをレジスト剥離液を用いて剥離し図9(b)に示すビームパターンを有する第3基板を作製した。第3基板と接着する第2基板として、シリコン基板95を用意し、シリコン基板95を裏面から結晶軸異方性エッチングする際のマスクとなる窒化シリコン膜を低圧CVD(Low Pressure Chemical Vapour Deposition)にて0.5μm形成した。窒化シリコン膜の成膜条件は成膜温度848℃、流量比NH₃:SiH₂Cl₂=10ccm:20ccm、成膜圧力0.2Torrである。さらに後工程にて第2基板上に空隙を介して薄膜平板81が形成される場所の裏面の窒化シリコン膜101の一部をフォトリソグラフィプロセスとCF4を用いた反応性イオンエッチングにより図9(c)に示すようにパターニングした。固定電極85(不図示)、86は、Ptターゲットを用いてスパッタ法によりPtを100nm成膜し、フォトリソグラフィプロセスによりフォトレジストをパターニングし、該フォトレジストをマスクとしてArイオンによりイオンミリング(Ion Milling)し、フォトレジストを除去し図8に示すようにパターニングし形成した。次に、第2基板上に、樹脂膜である接着層97をスピナー法により塗布した。樹脂膜としてフォトレジストである東京応化(株)製のゴム系レジストOMR-83(商品名)を用いた(図9(c))。塗布する際の樹脂を溶解した溶液に含まれる溶媒の含有量を調節しないと接着層と第3基板との間に気泡が残る場合がある。硬化しない程度の低温にて前処理加熱を施し樹脂膜に含まれる溶媒の含有量を調節することで界面に気泡が残ることを防止できる。接着層97を、50℃にて15分間の前処理加熱を行った。他の接着層を形成する工程としては、ディッピング法、スプレー法等により塗布する方法等の樹脂膜形成法を用いて行うことが可能である。塗布方法では樹脂膜は基板上の表面凹凸が存在しても、平坦性良く塗布することが可能であり、これにより第3基板と接着する工程にて基板表面粗さ及び固定電極の段差に依存せずに良好な面接着を得ることが可能となる。樹脂材料としては、回路を集積化したSi基板上に樹脂膜を形成する場合ナトリウムイオン等の不純物の少ないフォトレジストが好ましい。さらに好ましくは、密着力及び機械的な強度に優れたゴムを有するゴム系フォトレジスト(例えば「微細加工とレジスト」、野々垣三郎著、高分子学会編集、共立出版発行、1990年、11頁第3行のゴム系フォトレジスト)である。このため本実施例では、OMR-83を使用した。接着層46を塗布した後に、図9(b)の第3基板と図9(c)の第2基板を裏面より圧

力をかけて押し当てた後に、150℃に加熱処理することにより接着層を硬化させ、図9(d)に示すように接着した。第3基板に結晶シリコン膜93にビームパターン94を形成したことで、溝ができ、接着層を加熱処理し硬化する際に発生する有機溶媒の蒸気を前記溝を通じて逃がすことができ、気泡が残ることを防止できた。硬化後の接着層の膜厚は2μmであつた。この後、図9(d)の接着した基板に対して、80℃、30wt%のKOH水溶液中で第3基板のシリコン基板91をエッチング除去し、さらにHF水溶液にて絶縁層92をエッチング除去した(図9(e))。次に、Ptターゲットを用いてスパッタ法によりPtを50nm成膜し、フォトリソグラフィプロセスによりフォトレジストをパターニングし、該フォトレジスト110をマスクとしてArイオンによりイオンミリング(Ion Milling)し、フォトレジスト、図9(f)に示すように接合層78を形成した。この後、酸素ガスを用いた反応性イオンエッチングにより、図9(g)に示すようにフォトレジスト110及び接着層97の一部をエッチングした。このようににして形成したビームパターン及び接合層上に支持層となるAl膜98を真空蒸着法の一つであるAlターゲットを用いたイオンビームスパッタリング法により1μm成膜した。Al膜98上にフォトリソグラフィプロセスによりフォトレジスト111を塗布・露光・現像し(図10(h))、Al膜98をりん酸、硝酸及び酢酸からなるAlエッチャントを用いてパターニングし図8の支持部83、84のパターンをねじり梁82上に形成した。さらに、酸素ガスを用いた反応性イオンエッチングにより、フォトレジスト111を除去した(図10(i))。第1基板71は、実施例1に図1(a)から図1(c)に示したティップ材料層を形成するまでの工程と同様であり、密着層76と剥離層75上に微小ティップ材料となるAuを1μm成膜したティップ材料層77からなる。第1基板71のティップ材料層77と接合層78とを位置合わせし、接合を行った(図10(j))。接合は第1基板と第2基板の裏面に圧力を加えて圧着する方法を用いている。これによりAuとPtとの結合がなされ、ティップ材料層77と接合層78が接合し、第1基板と第2基板を当接後に離すことにより剥離層上のAuのみが接合層78上に転写され、微小ティップ80を形成できた。次に第2基板上にフォトレジスト112を塗布し(図10(k))、水酸化カリウム水溶液を用いた結晶軸異方性エッチングにより第2基板の裏面側からシリコン基板95の一部をエッチングしシリコンブロック104を形成し、さらに裏面側から薄膜平板下部の窒化シリコン膜100をCF4ガスを用いた反応性イオンエッチングにより除去した(図10(l))。最後に、酸素プラズマによりフォトレジスト111及び薄膜平板下部の樹脂膜よりなる接着層97をアッシングし空隙102を形成した。以上の形成法を用

いて図 10 (m) の空隙 102 を持つ、結晶シリコンからなるねじり梁 82 と薄膜平板 81、及び接合層上に形成された微小ティップ 80 を有する、A1 の支持部 83、84 で支持された図 8 に示す静電アクチュエータの機能を持つプローブを形成した。酸素プラズマによるアッシングにより各電極がエッチングされることはなく、かつ従来のウェットエッチングによる犠牲層除去の際に問題となる Sticking を回避することができた。本発明の形成法では、結晶シリコンにより薄膜平板を作製したことにより、本質的に内部応力を持たない反りのないプローブを作製することができた。また、固定電極 85 と固定電極 86 の間に電圧を印加することにより平板電極部の自由端はシリコンブロック方向に、可撓梁の自由端は平板電極部の自由端とは逆方向にねじり梁の捩じり回転に応じて変位した。また、本発明の製造方法により作製したプローブでは、AFM 変位測定のためのレーザーの反射を可撓梁の先端に設けた接合層の裏面にて行う事ができ、反射膜の代用となる。これにより、可撓梁の裏面の全面に反射膜を形成する必要がなく、薄膜平板は反射膜の膜応力により反ることがなかった。本実施例では、接着層を第 2 基板上に形成し第 3 基板と接着したが、第 3 基板上、または第 2 基板及び第 3 基板の両面に形成した後に接着しても同様のプローブの形成が可能であった。

【0036】 [実施例 7] 実施例 7 は、実施例 6 で示した本発明の静電アクチュエータの機能を有するプローブを 1 つの基板上に複数形成してマルチプローブを構成したものである。図 11 は、窒化シリコン膜 150、151 が形成されたシリコンブロック 154 上に、図 8 に示したプローブを複数形成したマルチプローブを説明する斜視図である。本発明のマルチプローブは図 11 より以下の構造を持つ。121、131、141 は薄膜平板であり、夫々ねじり梁 122、132、142 を側面に有し、夫々支持部 123 と 124、133 と 134、及び 143 と 144 により各ねじり梁の上面で吊り下げ支持されている。また、薄膜平板 121、131、141 は夫々接合層 128、138、148、及び微小ティップ 120、130、140 を有している。また、夫々のプローブは対となる固定電極 125 と 126、135 と 136、145 と 146 を有し、対となる固定電極間に電圧を印加することにより、各プローブのねじり梁の回転軸回りに回転変位させ、夫々のプローブを独立に変位させることが可能である。結晶シリコンにより薄膜平板を作製したことにより、本質的に内部応力を持たない反りのないプローブを作製することができ、また本発明の微小ティップの製造法にて形成した形状の揃った微小ティップを用いることにより、マルチ化する際に問題となるカンチレバー等の反りや微小ティップの高さばらつきによる、シリコンブロックと微小ティップとの高さばらつき、また複数の微小ティップそれぞれの先端曲率半径の

ばらつきを抑えることが可能となり、作製再現性の高いマルチプローブを提供することができた。

【0037】 [実施例 8] 図 14 は本発明の実施例 8 における微小ティップの製造方法の工程を示す断面図である。図 14 (a) において、酸化ガスにより熱酸化して形成した二酸化シリコン膜からなる保護層 22 が形成された結晶方位面が $\langle 100 \rangle$ のシリコンウエハを第 1 基板 21 として用意する。フォトリソグラフィプロセスにより形成したフォトレジストをマスクとして、該保護層 22 の所望の箇所を HF 水溶液によりエッチングし、8 μm 平方のシリコンを露出させた。保護層 22 は第 1 基板 21 を結晶軸異方性エッチングし、微小ティップの雌型となる凹部を形成する時の保護層であり、結晶軸異方性エッチング液に対してエッチング耐性を持つ。フォトレジストを剥離した後に第 1 基板 21 を濃度 27% の水酸化カリウム (KOH) 水溶液にて液温度 80℃ で結晶軸異方性エッチングし、深さ 5.6 μm の (111) の結晶面からなる逆ピラミッド状の凹部 23 を形成した。

【0038】 次に保護層 22 を HF 水溶液によりエッチング除去した後に、第 1 基板 21 を酸化ガスを用いて熱酸化し、凹部 23 を含む第 1 基板上に二酸化シリコン膜 (剥離層) 24 を 100 nm 形成した (図 14

(b))。次に図 14 (c) に示すように、Pt をスパッター蒸着法により、全面に 50 nm の厚さに成膜しめつき用電極層 25 を形成した。剥離層 24 と Pt は密着力が弱く、後工程にて剥離層 24 とめつき用電極層 25 との界面から剥離することができる。次にめつき用電極層 25 上に微小ティップ形成部が露出するようにレジストパターンを形成し、これをマスクとして電解めつき法により Pt 層 (微小ティップ材料層) 26 を 500 nm の厚さに形成した (図 14 (d))。めつき液としては Pt-270 (エヌ・イー・ケムキャット社製) を用い、20 nm/min の成膜速度でめつきを行った。めつき後、レジストを溶解除去した (図 14 (e))。

【0039】 次に第 2 基板 28 としてシリコンウエハを用意し、この表面に Cr 5 nm と Au 100 nm を真空蒸着法により順次連続して薄膜堆積し、該薄膜をフォトリソグラフィプロセスとエッチングによりパターニングし、接合層 27 を形成した (不図示)。続いて、第 1 基板 21 上のめつき用電極層 25 及び微小ティップ材料層 26 と第 2 基板上の接合層 27 とを位置合わせし当接した。当接の際に、第 1 基板と第 2 基板の裏面に圧力を加えて圧着する方法により微小ティップ材料層 26 である Pt と接合層 27 の Au とが結合し接合した (図 14 (f))。

【0040】 この後、剥離層 24 とめつき用電極層 25 との界面から引き剥がすことにより剥離層 24 上のめつき用電極層 25 及び微小ティップ材料層 26 のみを接合層 27 上に転写し、図 14 (g) に示す微小ティップ 29 が製造できた。この時、微小ティップ材料層 26 が形

成されていない部分のめっき用電極層25は第1基板側に残り、第2基板側には転写されなかった。

【0041】上述した方法により作製した微小ティップ29をSEM（走査型電子顕微鏡）で観察したところ、先端はシリコンの結晶軸異方性エッチングにてできた逆ピラミッドの形状を写された形状（replicated shape）を有し、先端が鋭利に形成されている微小ティップである事を確認し、その微小ティップの先端曲率半径は30nm以下であった。

【0042】本実施例の微小ティップ29を用いたSTM装置を作製した。本装置のブロック図を図15に示す。図中、30はバイアス印加用電源、31はトンネル電流増幅回路、32はXYZ駆動用ドライバー、28は第2基板、27は接合層、29は微小ティップ、33は試料、34はXYZ軸駆動ピエゾ素子である。ここで微小ティップ29と試料33との間を流れるトンネル電流Itを接合層27を通じて検出し、Itが一定となるようにフィードバックをかけ、XYZ軸駆動ピエゾ素子34のZ方向を駆動し、微小ティップと試料との間隔を一定に保っている。接合層はトンネル電流取り出し電極として用いた。さらに、XYZ軸駆動ピエゾ素子34のXY方向を駆動することにより試料33の2次元像であるSTM像が観察できる。この装置で試料33としてHOPG（高配向熱分解グラファイト）基板の劈開面をバイアス電流1nA、スキャンエリア100Å×100Åで観察したところ、再現性良く良好な原子像を得ることができた。

【0043】【実施例9】実施例9において、高保磁力を有するCoPt磁性体層からなる微小ティップを薄膜カンチレバー上に設けたMFM用の微小ティップ及びプローブの製造方法を説明する。図16及び図17は本発明のMFM用の微小ティップ及びプローブ製造方法の工程を示す断面図である。作製したプローブの上面図を図18（a）に、側面図を図18（b）に示す。薄膜カンチレバーとしては、窒化シリコン膜からなるシリコンブロック54で支持された薄膜カンチレバー51を用いた。ここで、48はTiとPtからなる接合層、50はPt膜が被覆されたCoPt磁性体からなる微小ティップ、53は二酸化シリコン膜、52はシリコンウエハを裏面からエッチングする際にマスクとして用いた窒化シリコン膜である。

【0044】図16（a）において、酸化ガスにより熱酸化して形成した二酸化シリコン膜からなる保護層42が形成された結晶方位面が<100>のシリコンウエハを第1基板41として用意する。フォトリソグラフィプロセスにより形成したフォトレジストをマスクとして、該保護層42の所望の箇所をHF水溶液によりエッチングし、8μm平方のシリコンを露出させた。保護層42は第1基板を結晶軸異方性エッチングし、微小ティップの雌型となる凹部を形成する時の保護層であり、結晶軸

異方性エッチング液に対してエッチング耐性を持つ。フォトレジストを剥離した後に第1基板を濃度27%の水酸化カリウム（KOH）水溶液にて液温度80℃で結晶軸異方性エッチングし、深さ5.6μmの（111）の結晶面からなる逆ピラミッド状の凹部43を形成した。

【0045】次に保護層2をHF水溶液によりエッチング除去した後に、凹部43を含むシリコン基板を酸化ガスを用いた熱酸化工程により5000Åの二酸化シリコン膜からなる剥離層45を形成した（図16（b））。第1基板の凹部を含む表面を熱酸化し二酸化シリコン膜を形成することで、微小ティップを形成するための雌型の微小ティップ先端の曲率半径をより小さくすることができる。これは、シリコンの形状により熱酸化した時の二酸化シリコン膜の厚みに差が生じることを利用しており、熱酸化した二酸化シリコン膜の厚さを制御することにより、微小ティップの曲率半径を制御することを可能にする。

【0046】次に図16（c）に示すように、前記剥離層上にPtを真空蒸着法により全面に100Å成膜し、Pt膜44を形成し、さらに微小ティップ材料となるCoPt強磁性体をスパッタ法により、全面に500nm成膜し磁性体層47を形成した。Pt膜44と二酸化シリコン膜からなる剥離層45は密着力が弱く、後工程にて剥離層とPt膜の界面から剥離することが可能である。次に、レジストを塗布し、露光、現像するフォトリソグラフィプロセスによりレジストをパターニングし、該フォトレジストをマスクとしてPt膜44、磁性体層47をArイオンによりイオンミリング（Ion Milling）し、フォトレジストを除去し図16

（d）に示すようにパターニングし転写前の微小ティップ50を形成した。

【0047】薄膜カンチレバーが形成された第2基板49として、シリコンウエハを用いた。第2基板は、窒化シリコン膜からなる薄膜カンチレバー51と、該薄膜カンチレバーの裏面の一部がパターニングされた窒化シリコン膜52及び二酸化シリコン膜53が形成されたシリコンウエハよりなる。前記薄膜カンチレバー51の自由端にTi50ÅとPt1000Åを真空蒸着法により順次連続して薄膜堆積し、該Ti及びPtをフォトリソグラフィプロセスとエッチングによりパターニングし、接合層48を形成した。

【0048】次に、第1基板41上の磁性体層47と第2基板49上の接合層48とを位置合わせし、接合を行った（図17（e））。接合は第1基板と第2基板の裏面に圧力を加えて圧着する方法を用いている。これによりPtとCoPtとの金属結合がなされ、磁性体層47と接合層48が接合し、第1基板と第2基板を当接後に離すことにより、第1基板上の二酸化シリコン膜からなる剥離層45とPt膜44との界面から微小ティップ50が剥離し、図17（f）に示すPt膜44を有する強

磁性体からなる微小チップ50を接合層48上に転写できた。

【0049】次に、水酸化カリウム水溶液を用いた結晶軸異方性エッチングにより第2基板の裏面側からシリコンをエッチングし、さらに裏面側から二酸化シリコン膜をHF水溶液にて除去した。このようにして微小チップ50を薄膜カンチレバー51の自由端の接合層上に有し、該薄膜カンチレバーの一端がシリコンブロック24に固定されたプローブを形成できた(図17(g))。

【0050】本発明の製造方法により作製したMFMM用のプローブでは、磁性体の微小チップをカンチレバーの自由端のみに形成することにより、従来問題となったカンチレバー上の磁性体層への漏洩磁界の影響が回避できた。また、上記理由により、薄膜カンチレバーは磁性体層の膜応力により反ることがなかった。本発明のプローブは、変位測定のためのレーザーの反射を薄膜カンチレバーの先端に設けた接合層の裏面にて行う事ができ、反射膜の代用となる。さらに、磁性体層の表面がPt膜により被覆されており、磁性体層の酸化を防止することができた。磁性体層表面の酸化を防止する他の材料として、微小チップを第2基板上に転写する際に剥離層との界面にて剥離できるものであれば良い。酸化防止するPt膜は、図16(c)の作製工程にて膜厚を調整することにより、さらに薄膜化することが可能であることは言うまでもない。

【0051】作製した本発明の微小チップ10をSEM(走査型電子顕微鏡)で観察したところ、先端はシリコンの結晶軸異方性エッチングにてできた逆ピラミッドの形状を写された形状(replicated shape)を有し、先端が鋭利に形成されている微小チップである事を確認し、その微小チップの先端曲率半径は0.03μm以下であった。また、このようにして作製された微小チップは接合層との間で囲まれた中空の領域を有している。これにより、薄膜カンチレバー等の自由端に微小チップを設ける場合、図12で示した従来例の形成法にて作製した同等の高さの微小チップに比べて、約2分の1の重量となり軽量化され、微小チップ付きのカンチレバーの共振周波数の低下を抑えることができた。

【0052】本発明のプローブを用いて、TbFeCoからなる光磁気ディスクの漏洩磁界分布の観察を行った。観察は、プローブを光磁気ディスクに近接させ、薄膜カンチレバーのたわみ変位による接合層からの光の反射角の変化を検出するポジションセンサによりプローブの共振周波数の変化を検出し(FM(Frequency Modulation)検出法)、光磁気ディスクの磁界分布を測定した。この結果、光磁気ディスクの磁気ドメインを観察することができた。本実施例においては微小チップのみが磁性体層を有するため、カンチレバーを試料に接近させた際に微小チップの受ける漏洩

磁界が小さく、検出信号のノイズを低減でき、かつ、カンチレバー上に磁性体層を形成しないため、カンチレバーの反りを低減でき、磁気力の検出感度の低下を抑制することができた。

【0053】[実施例10](100)面方位のSi基板301上に、Si酸化膜303が0.5μm厚、及びSi単結晶膜307が1.0μm厚で形成されているSOI(silicon on insulator)基板に対して、LP-CVD(low pressure chemical vapor deposition)法により窒化シリコン(SiN)膜308を0.2μm厚形成した(図20-a)。Si単結晶膜307は抵抗値0.01Ω・cm以下のものを用いた。次に、Si基板303をエッチングするために、裏面側にレジストパターンを形成し、CF4ガスを用いたドライエッチングによりSiN膜308をパターニングした。次に、表面のSiN膜308を全面エッチング除去し、続いてSi単結晶膜307をフォトリソグラフィーとエッチングによりレバー302状にパターニングした(図20-b)。レバー形状は、長さ300μm、幅60μmの長方形形状とした。次に、レバー302の先端部に、フォトリソグラフィーとスパッター蒸着によりPtからなる接合層304を形成した。また同時にレバー302の他端部にトンネル電流引き出し用の電極配線306を形成した(図20-c)。次に微小チップを作成した。(100)面方位のSi基板311にSi酸化膜312を0.1μm厚形成した。このSi酸化膜312に対してフォトリソグラフィーとエッチングを行い、直径6μmの開口部を形成した。この基板を水酸化カリウム水溶液により結晶軸異方性エッチングを行ない、開口部に逆ピラミッド状の凹部313を形成した(図21-a)。次に、基板をBHF溶液に浸しSi酸化膜312を溶解除去した(図21-b)。次に、この基板を酸化雰囲気中で熱処理して基板全面に100nm厚Si酸化膜314を形成した(図21-c)。続いて、基板上に微小チップ材料であるAu315を1μm厚成膜し(図21-d)、この膜315をフォトリソグラフィーとエッチングによりパターニングし、微小チップ305を形成した(図21-e)。次に、レバー302が形成されている基板と微小チップ305が形成されている基板の位置合わせを行ない、レバー302上の接合層304と微小チップ305位置が合ったところで両基板に圧力を加えて両者の接合を行った(図22-a)。接合後、両基板を引き剥したところ微小チップ305は接合層304上に良好に形成されていた(図22-b)。次に、基板のレバー302及び微小チップ305形成面上に保護膜としてポリイミド層309を5μm厚形成した(図20-d)。次に、基板の裏面を水酸化カリウム水溶液に浸して結晶軸異方性エッチングを行なった(図20-e)。エッチング後、露出したSi酸化膜303を

BHF溶液で溶解除去した。そして、さらに酸素プラズマ処理を行ってポリイミド層309を除去し、レバー302裏面に空隙を形成して本発明のプロープ310を得た(図20-f)。本実施例では、同一基板上にプロープを9本(3×3のマトリクス状)形成したが、どのプロープもレーザー顕微鏡による測定において、レバー長手方向、横手方向共反りは検出できなかった。これはレバー自身が単結晶であること、及びレバーを保持している基板が同じSi単結晶であることに起因しており、従ってレバーの破壊に繋がるような無理な応力が作用していないことを示している。

【0054】[実施例11] 実施例10と同様に、SOI基板に対して、SiN膜308を0.2μm厚形成した(図20-a)。Si単結晶膜307は抵抗値0.01Ω・cm以下のものを用いた。続いて裏面側のSiN膜308をパターニングし、表面のSiN膜308を全面エッチング除去した後、Si単結晶膜307をフォトリソグラフィとエッチングによりレバー302状にパターニングした(図20-b)。レバー形状は、長さ200μm、幅50μmの長方形とした。次に、レバー302の先端部に、フォトリソグラフィとスパッター蒸着によりAlからなる接合層304を形成した。また同時にレバー302の他端部にトンネル電流引き出し用の電極配線306を形成した(図20-c)。次に実施例10と同様な方法で微小ティップ305を作成した。ティップ材料にはPtを用いた。次に、レバー302が形成されている基板と微小ティップ305が形成されている基板の位置合わせを行ない、レバー302上の接合層304と微小ティップ305位置が合ったところで両基板に圧力を加えて両者の接合を行った(図22-a)。接合後、両基板を引き剥したところ微小ティップは接合層304上に良好に形成されていた(図22-b)。次に、基板のレバー302及び微小ティップ305形成面上に保護膜としてポリイミド層309を5μm厚形成した(図20-d)。次に、基板の裏面を水酸化カリウム水溶液に浸して結晶軸異方性エッチングを行なった(図20-e)。エッチング後、露出したSi酸化膜303をBHF溶液で溶解除去した。そして、さらに酸素プラズマ処理を行ってポリイミド層309を除去し、レバー302裏面に空隙を形成して本発明のプロープ310を得た(図20-f)。本実施例では、同一基板上にプロープを16本(4×4のマトリクス状)作成したがどのプロープもレーザー顕微鏡による測定において、レバー長手方向及び横手方向共反りは検出できなかった。

【0055】[実施例12] 実施例10と同様に、SOI基板に対して、SiN膜308を0.2μm厚形成した(図20-a)。Si単結晶膜307は抵抗値0.005Ω・cm以下のものを用いた。続いて裏面側のSiN膜308をパターニングし、表面のSiN膜308を

全面エッチング除去した後、Si単結晶膜307をフォトリソグラフィとエッチングによりレバー302状にパターニングした(図20-b)。レバー形状は、長さ150μm、幅50μmの長方形とした。次に、レバー302の先端部に、フォトリソグラフィとイオンビームスパッター蒸着によりAu(上層)及びPt(下層)の積層からなる接合層304を形成した。また同時にレバー302の他端部にトンネル電流引き出し用の電極配線306を形成した(図20-c)。次に実施例10と同様な方法で微小ティップ305を作成した。微小ティップ材料にはIrを用いた。次に、レバー302が形成されている基板と微小ティップ305が形成されている基板の位置合わせを行ない、レバー302上の接合層304と微小ティップ305位置が合ったところで両基板に圧力を加えて両者の接合を行った(図22-a)。接合後、両基板を引き剥したところ微小ティップは接合層304上に良好に形成されていた(図22-b)。次に、基板のレバー302及び微小ティップ305形成面上に保護膜としてポリイミド層309を5μm厚形成した(図20-d)。次に、基板の裏面を水酸化カリウム水溶液に浸して結晶軸異方性エッチングを行なった(図20-e)。エッチング後、露出したSi酸化膜303をBHF溶液で溶解除去した。そして、さらに酸素プラズマ処理を行ってポリイミド層309を除去し、レバー302裏面に空隙を形成して本発明のプロープ310を得た(図20-f)。本実施例では、同一基板上にプロープを16本作成したが、どのプロープもレーザー顕微鏡による測定において、レバー長手方向及び横手方向共反りは検出できなかった。

【0056】[実施例13] 実施例10と同様に作製したプロープを用いた情報記録再生装置について述べる。図23に本発明の主要部構成及びブロック図を示す。以下、図23にもとづいて説明する。記録媒体ステージ316上の記録媒体317に対向させてプロープ318を配置した。317-1は情報記録層、下地電極317-2は情報記録層317-1に電圧を印加するためのものである。317-3は基板である。情報記録層317-1は、微小ティップ319との間に発生するトンネル電流により電氣的性質が変化(電氣的メモリー効果)する有機薄膜等よりなる。320は電源、321は電流アンプで、マイクロコンピュータ322に接続されており、記録媒体317への情報の記録及び再生に使用する。記録媒体ステージ駆動機構323上の記録媒体ステージ316は、マイクロコンピュータ322によるZ方向位置制御回路324、X-Y方向位置制御回路325、チルト角制御回路326、回転角制御回路327によって制御される。プロープ318先端に対しては、レーザー328が照射され、その反射光を2分割センサー329で受光し、たわみ量検出装置330でプロープ318のたわみ量を検知する。この情報は、マイクロコン

ピューター 322 及びサーボ回路 331 に送られる。本実施例の記録媒体 317 は、石英ガラス基板 317-3 の上に下地電極 317-2 として真空蒸着法によって Au を 30 nm 蒸着した後、その上に LB (ラングミュア・プロジェクト) 法によってポリイミド層 (情報記録層 317-1) を形成して作製した。以上示した記録再生装置に実施例 10 で作製したプローブ 318 及び記録媒体 317 を設置し、特開昭 63-161552 号公報に開示されている原理、方法により記録再生を行った。まず、記録媒体 317 を上記プローブ 318 で観察したところ、すべてのプローブ 318 で良好な AFM 像を得ることができ、膜剥れ等の記録媒体 317 へのダメージは観察されなかった。次に、記録媒体ステージ 316 を用いて、記録媒体 317 を走査しながら、微小チップ 319 と下電極 317-2 間に電圧をパルス状に印加した。電圧印加は 3 V、幅 50 ns のパルス状の矩形波で行った。パルス印加後、200 mV の直流電圧で記録媒体を走査したところ、情報記録層 317-1 のパルス印加点で特性変化を起こし電気抵抗の低い部分が生じた。この電気抵抗の低い部分、すなわち記録ビットは 10 nm 径程度の大きさを有していた。これらの記録再生は、すべてのプローブ 318 で行えた。

【0057】 [実施例 14] 実施例 10 と同様な方法で、SOI 基板に対してトーション型レバー 333 を形成した。図 24-a にその斜視図を示す。レバー寸法は、長さ 300 μ m、幅 150 μ m とした。基板 301 はそのレバー 333 と対応する位置に貫通孔を有し、さらに同一基板内には、信号処理用 IC 334 及び面合わせ機構 335 及び信号取り出しパッド 336 が形成されている (図 24-a)。このプローブユニットを用いて、実施例 13 と同様に記録再生を行ったところ、すべてのプローブで良好に記録再生が行えた。

【0058】

【発明の効果】 以上のように、本発明によると、軽量で、強固な形状を有し、先端の鋭利な微小チップ部を再現性良く均一に形成することができ、微小チップのマルチ化 (複数化) が容易に図れ、優れた特性のトンネル電流または微小力または磁気力検出用の微小チップの製造方法、及びその製造用雌型基板、並びにその微小チップを有するプローブの製造方法とそのプローブ、該プローブを有するプローブユニットと走査型プローブ顕微鏡及び情報記録再生装置を実現することができる。そして、この微小チップを金属材料により形成することにより、STM 用微小チップとして一層再現性の良い安定な微小チップを得ることができ、複数の微小チップを形成した場合においてもその先端曲率半径を揃え微小チップのマルチ化を容易に実現することが可能となる。また、本発明の微小チップの製造方法においては第 1 基板である雌型基板を製造工程でエッチング除去することなく微小チップを形成することができるから、

この雌型を繰り返し再利用することが可能となり、生産性の向上と製造コストの低減を図ることができる。さらに、微小チップがエッチングによらず転写により形成されるため、エッチング液による微小チップの材料乃至形状の劣化や、汚染を防ぐことができる。また、第 2 基板上に接合層を有する薄膜カンチレバーをあらかじめ形成させておく構成を採用した場合には、微小チップを有する薄膜カンチレバーからなる AFM 用のプローブを作製することが容易になるだけでなく、接合層を薄膜カンチレバーの先端のみに形成したことにより反射膜を形成する必要がなくなり、また反射膜を形成したことに伴う薄膜カンチレバーの反りを回避することができる。また、第 2 基板上に樹脂膜よりなる接着層を形成し、第 3 基板を接着させ、整形し、薄膜平板をあらかじめ形成させておく構成を採用することにより、AFM または STM 用の静電アクチュエータの機能を有するプローブの作製を容易に実現することができる。また、上記 AFM または STM 用のプローブのねじり梁及び薄膜平板の材料を、結晶シリコンより形成することにより、反りのなりプローブを再現性よく作製することが可能となる。また、接着層に用いる樹脂膜に、第 2 基板と第 3 基板を接着すると共に作製工程における最終工程にて除去される犠牲層の役割を担わせることにより、樹脂膜を除去する方法として酸素ガスによるドライエッチングを用いることが可能となり、従来の犠牲層除去の際に問題となる Sticking を回避することができる。また、この樹脂膜により基板上に形成した電極パターン等による凹凸に左右されずに平坦面を形成することができ、基板の表面粗さに依存せず良好な接着を行うことが可能となる。また、本発明によると、微小チップのみをカンチレバー先端に形成することができ、反射膜をプローブの裏面全面に形成する必要がなく、また、磁気力検出用の微小チップの形成に際しては磁性体層をプローブの全面に形成する必要がなく所望の磁性体層の厚みを得ることができる。さらに、本発明のプローブの製造方法によると、レバーの反りや破壊が生ぜず、媒体との間に発生する浮遊容量が低減され、微小チップをレバー上に再現性よく容易に接合、形成することができる。

【図面の簡単な説明】

【図 1】 実施例 1 によるプローブの製造方法を示す図である。

【図 2】 実施例 1 によるプローブを示す図である。

【図 3】 実施例 1 によるプローブを用いた STM 装置のブロック図である。

【図 4】 実施例 2 によるプローブの製造方法を示す図である。

【図 5】 実施例 2 によるプローブを示す図である。

【図 6】 実施例 2 によるプローブを用いた AFM 装置のブロック図である。

【図 7】 実施例 3 によるプローブの製造方法を示す図で

ある。

【図 8】実施例 4 のプローブを説明する図であり、図 8 (a) はその斜視図、図 8 (b) は図 8 (a) の A-A 断面図である。

【図 9】実施例 4 のプローブの製造方法の作製工程を示す断面図である。

【図 10】実施例 4 のプローブの製造方法の作製工程を示す断面図である。

【図 11】実施例 5 で示したマルチプローブを説明する斜視図である。

【図 12】従来例の微小チップの製造方法の主要工程を示す断面図である。

【図 13】従来例の微小チップの製造工程を示す断面図である。

【図 14】本発明の微小チップの製造方法の実施例 8 の作製工程を示す図である。

【図 15】本発明の実施例 8 の微小チップを用いた STM 装置のブロック図である。

【図 16】本発明の実施例 9 における微小チップ及びプローブ製造方法の作製工程を示す断面図である。

【図 17】本発明の実施例 9 における微小チップ及びプローブ製造方法の作製工程を示す断面図である。

【図 18】本発明の実施例 9 における MFM 用プローブを説明する上面図 (a) 及び側面図 (b) である。

【図 19】本発明のプローブの断面図を示す図である。

【図 20】本発明のプローブの製造工程を示す図である。

【図 21】本発明のプローブの製造工程を示す図である。

【図 22】本発明のプローブの製造工程を示す図である。

【図 23】本発明の情報記録再生装置の概略を示す図である。

【図 24】本発明のプローブユニットの概略を示す図である。

【符号の説明】

- 1 : 第 1 基板
- 2 : 保護層
- 3 : 凹部
- 4 : 剥離層
- 5 : 微小チップ
- 7 : 接合層
- 8 : 第 2 基板
- 9 : 弾性体 (カンチレバー)
- 10 : 配線
- 11 : 試料
- 12 : XYZ 軸駆動ピエゾ素子
- 13 : 二酸化シリコン
- 14 : 窒化シリコン
- 15 : 表面保護層

- 21 : 第 1 基板
- 22 : 保護層
- 23 : 凹部
- 24 : 剥離層
- 25 : めっき用電極層
- 26 : 探針材料層
- 27 : 接合層
- 28 : 第 2 基板
- 29 : 微小チップ
- 30 : バイアス印加用電源
- 31 : トンネル電流増幅回路
- 32 : XYZ 駆動用ドライバー
- 33 : 試料
- 34 : XYZ 軸駆動ピエゾ素子
- 41 : 第 1 基板
- 42 : 保護層
- 43 : 凹部
- 45 : 剥離層
- 47 : 磁性体層
- 48 : 接合層
- 49 : 第 2 基板
- 50 : 微小チップ
- 51 : 薄膜カンチレバー
- 52 : 窒化シリコン膜
- 53 : 二酸化シリコン膜
- 54 : シリコンブロック
- 61 : レーザー光
- 62 : レンズ
- 63 : ポジションセンサ
- 64 : 試料
- 65 : XYZ 軸駆動ピエゾ素子
- 66 : 変位検出回路
- 67 : XYZ 駆動用ドライバー
- 71 : 第 1 基板
- 75 : 剥離層
- 76 : 密着層
- 77 : 微小チップ材料層
- 78、128、138、148 : 接合層
- 80、120、130、140 : 微小チップ
- 81、121、131、141 : 薄膜平板
- 82、122、132、142 : ねじり梁
- 83、84、123、124、133、134、143、144 : 支持部
- 85、86、125、126、135、136、145、146 : 固定電極
- 87 : 開口部
- 88 : 平板電極部
- 89 : 可撓梁
- 91 : シリコン基板
- 92 : 絶縁層

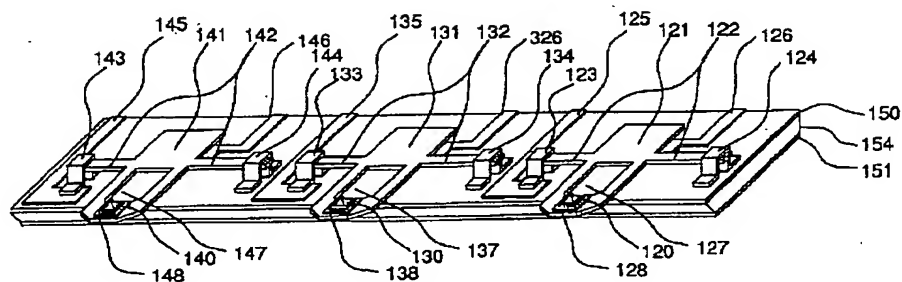
37

93: 結晶シリコン膜
 94: ビームパターン
 95: シリコン基板
 97: 接着層
 98: Al膜
 100、101、150、151: 窒化シリコン膜
 102: 空隙
 104、154: シリコンブロック
 110、111、112: フォトリジスト
 201: 基板
 202: 薄膜層
 203: 微小チップ
 204: 基板
 205: レジスト
 206: レジスト開口部
 207: 導電性材料
 208: ティップ
 301: 単結晶Si基板
 302: レバー
 303: Si酸化膜
 304: 接合層
 305: 微小チップ
 306: 電極配線
 307: Si単結晶層
 308: SiN層
 309: 保護層
 310: プローブ
 311: 単結晶Si基板
 312: Si酸化膜
 313: 凹部
 314: Si酸化膜
 315: 微小チップ材料
 316: 記録媒体ステージ

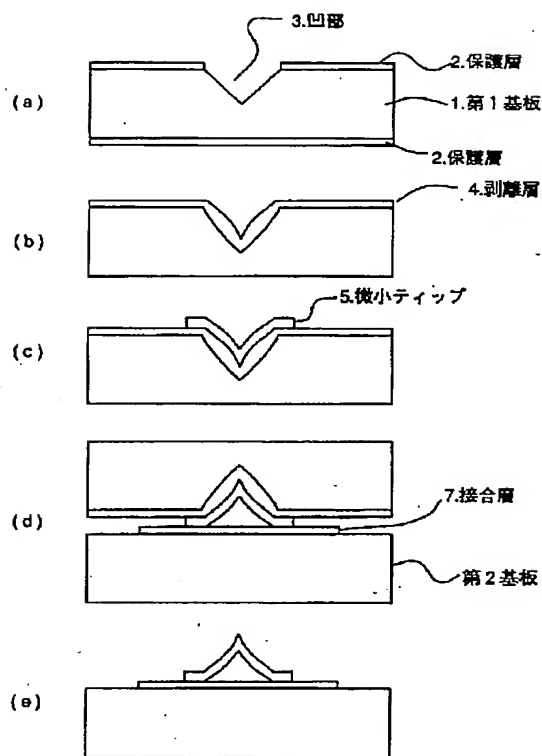
38

317: 記録媒体
 317-1: 情報記録層
 317-2: 下電極
 317-3: 基板
 318: プローブ
 319: 微小チップ
 320: 電源
 321: 電流アンプ
 322: マイクロコンピュータ
 10 323: 記録媒体ステージ駆動機構
 324: Z方向位置制御回路
 325: X-Y方向制御回路
 326: チルト角制御回路
 327: 回転角制御回路
 328: レーザー
 329: 2分割センサー
 330: たわみ量検出装置
 331: サーボ回路
 332: レーザー用電源
 20 333: トーション型レバー
 334: 信号処理IC
 335: 面合わせ機構
 336: 信号取り出しパッド
 510、512: 二酸化シリコン
 514: シリコンウエハ
 518: ピット
 520、521: 窒化シリコン
 522: ピラミッド状ピット
 532: Cr層
 30 534: ソウカット
 540: マウンティングブロック
 542: 金属膜

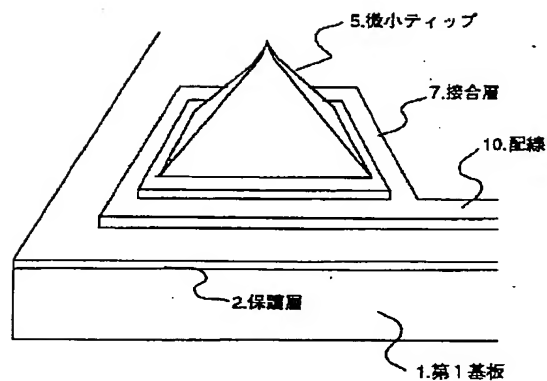
【図11】



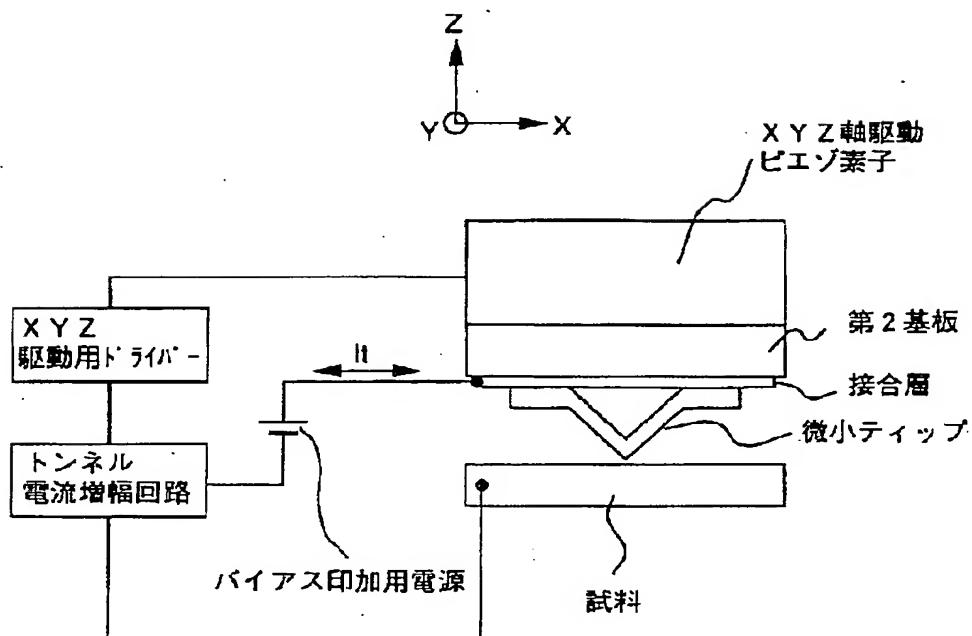
【図1】



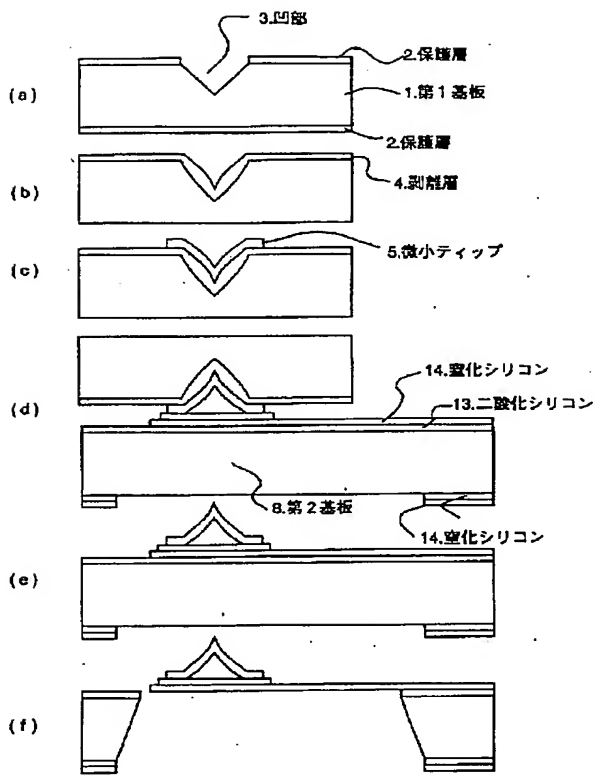
【図2】



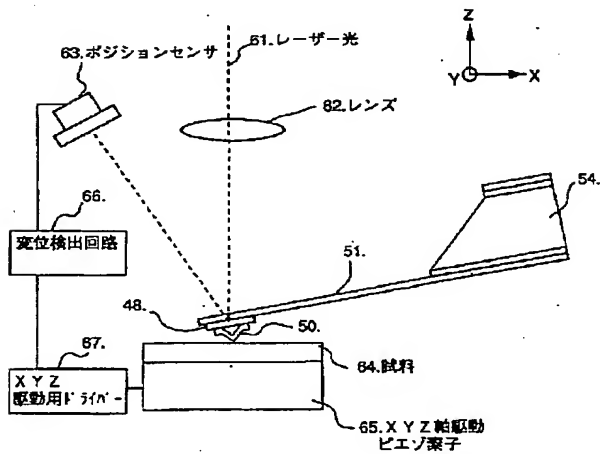
【図3】



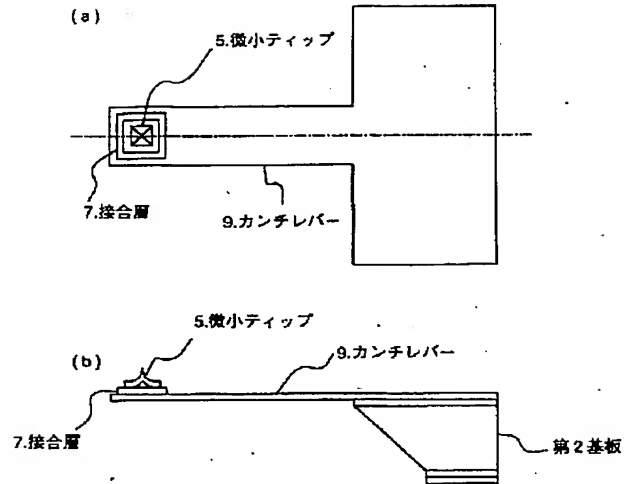
【図4】



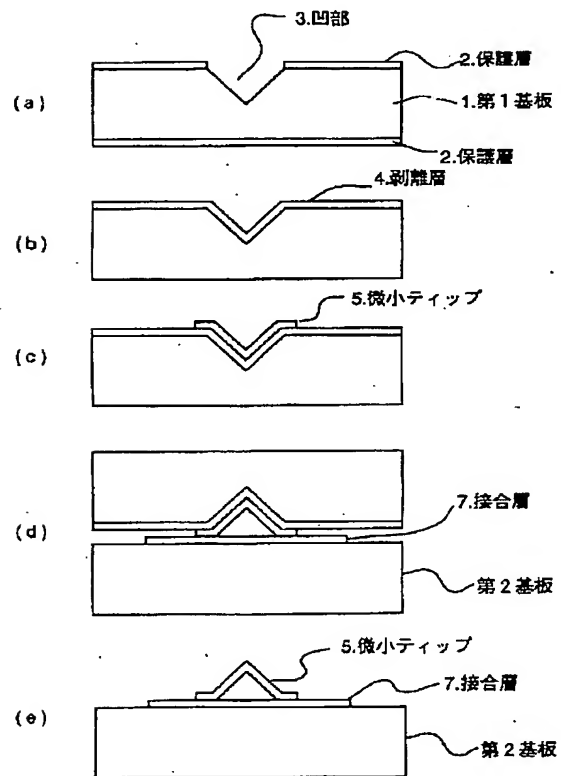
【図6】



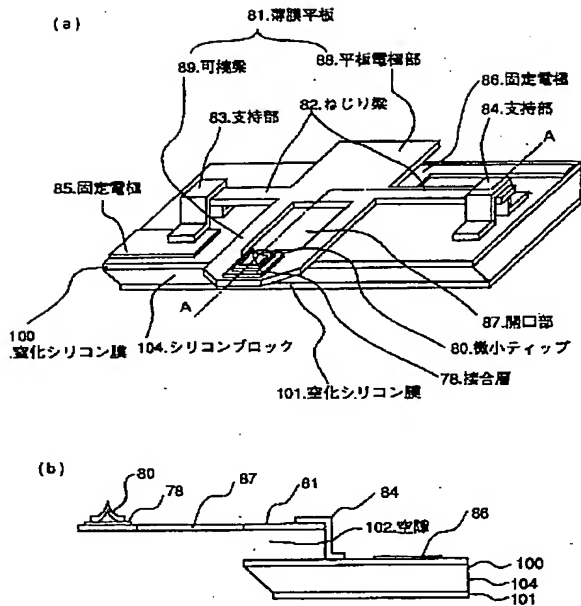
【図5】



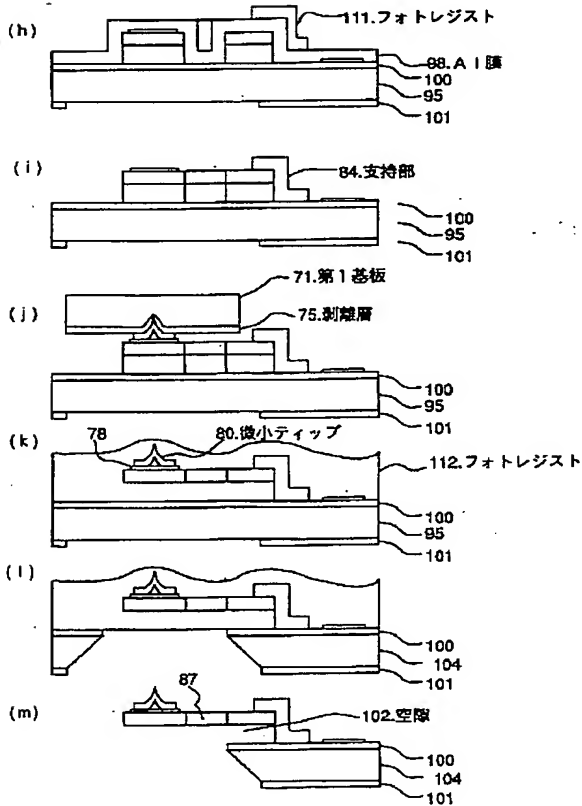
【図7】



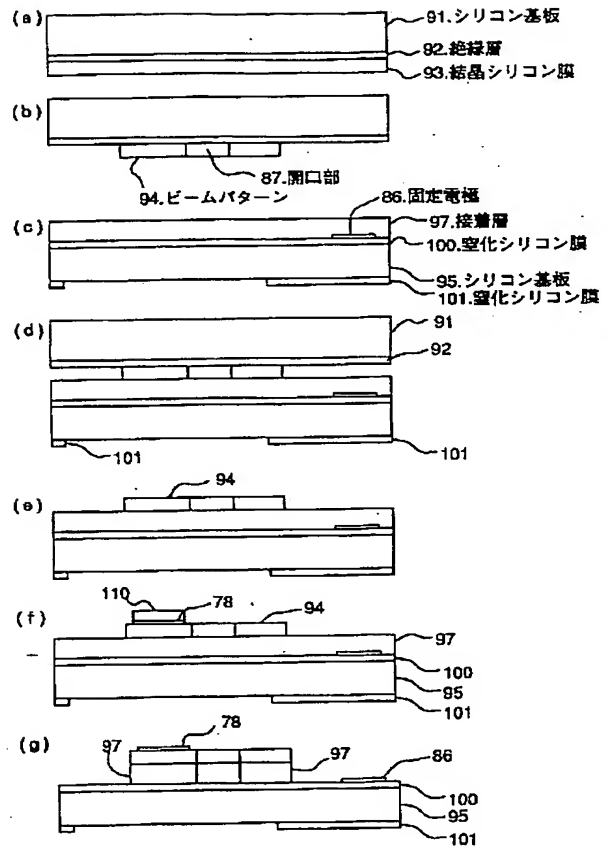
【図 8】



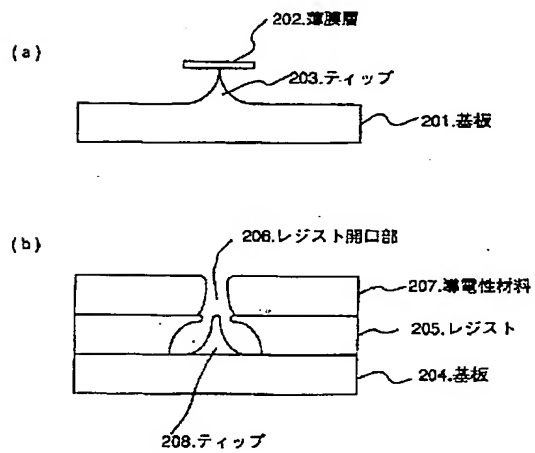
【図 10】



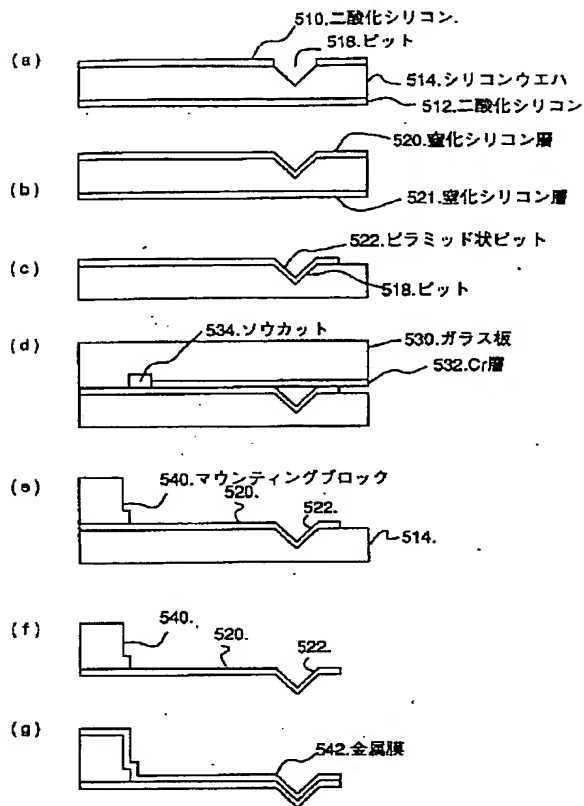
【図 9】



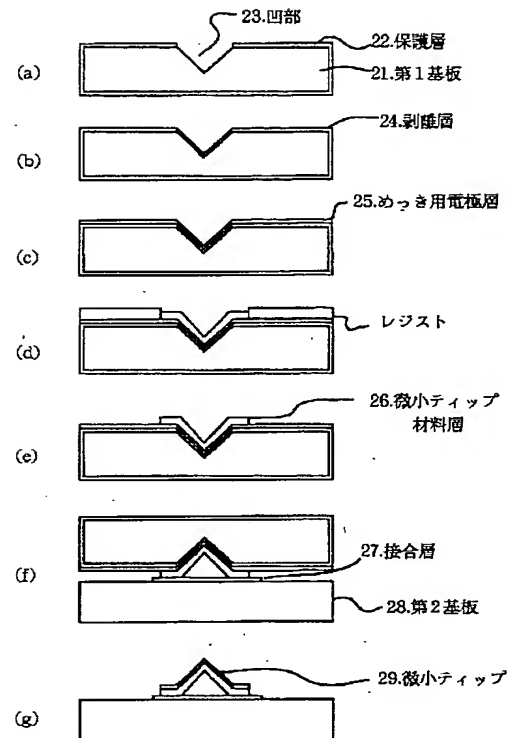
【図 13】



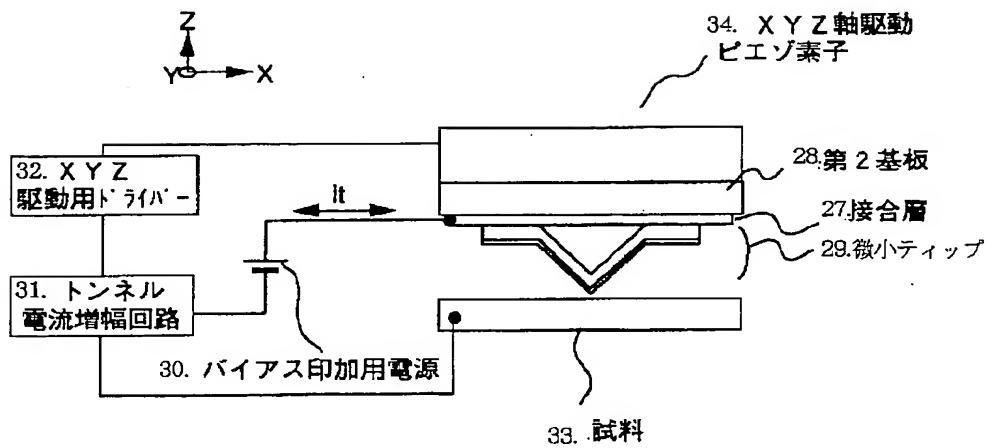
【図 12】



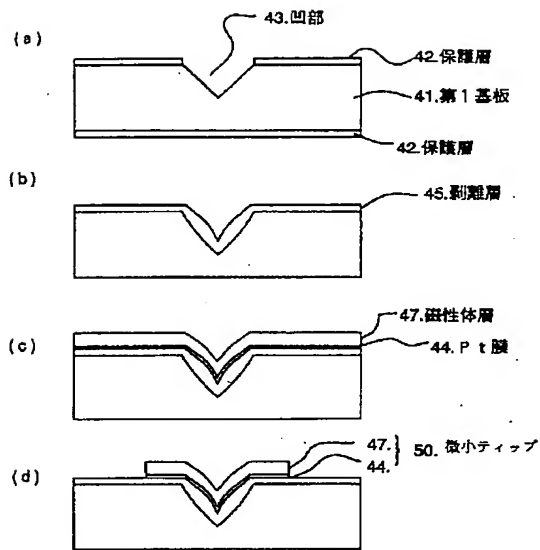
【図 14】



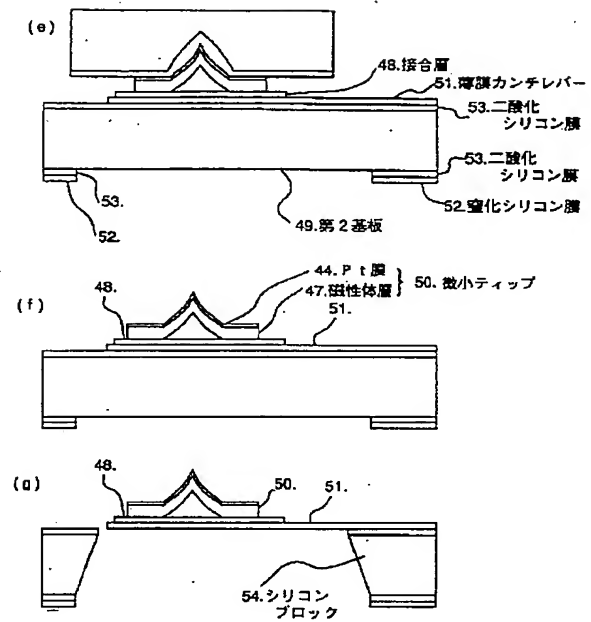
【図 15】



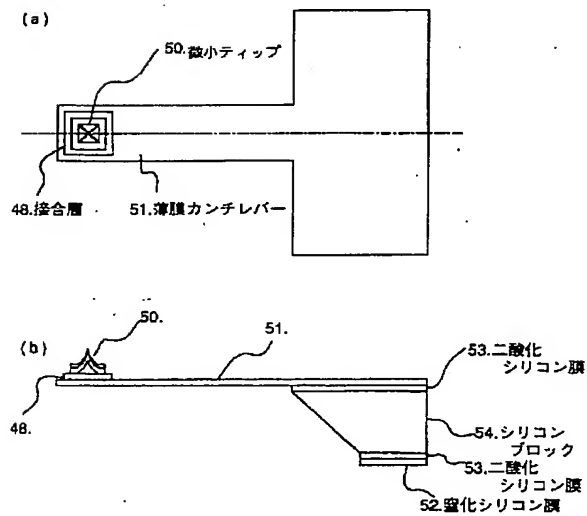
【図16】



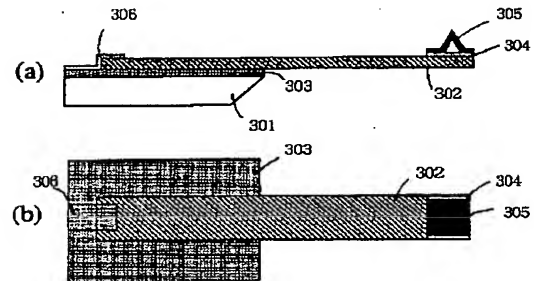
【図17】



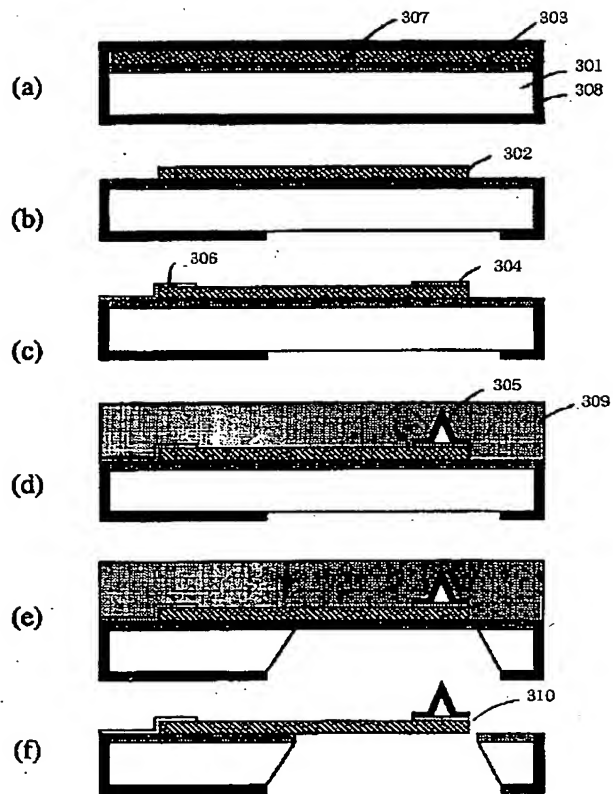
【図18】



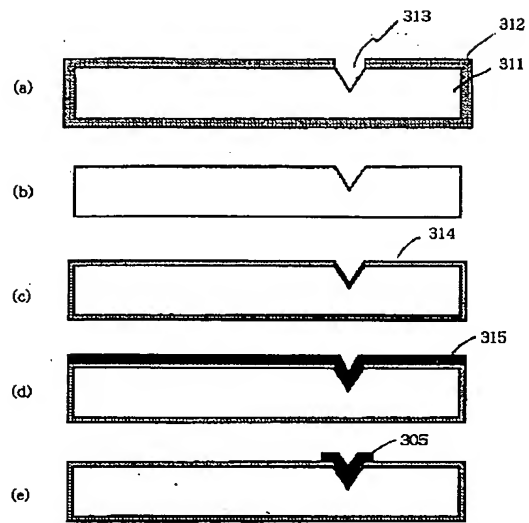
【図19】



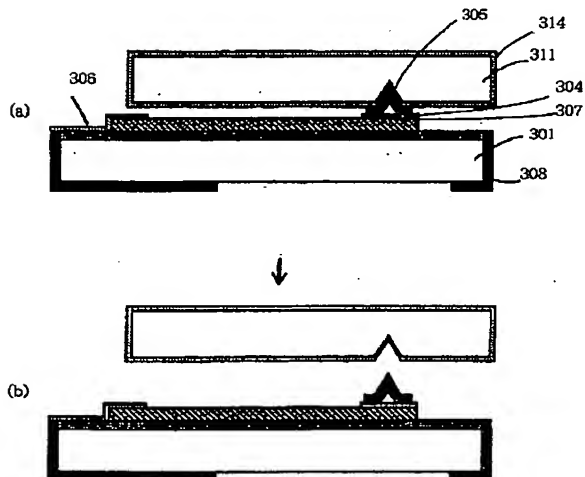
【図 20】



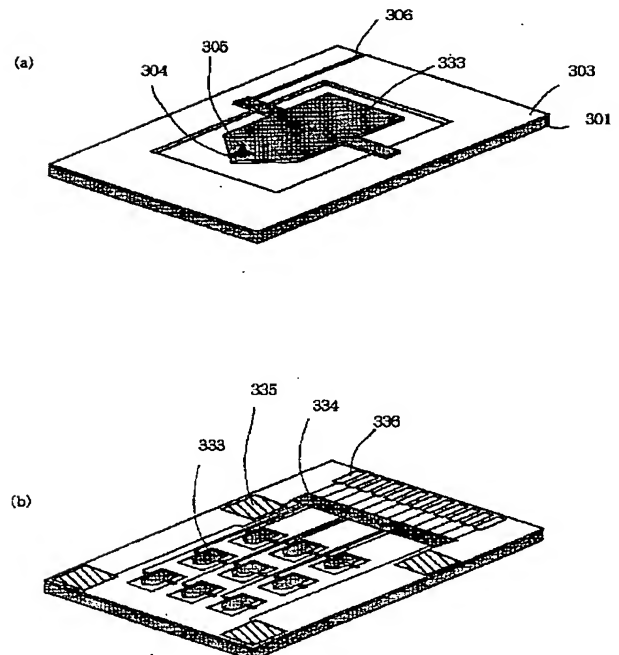
【図 21】



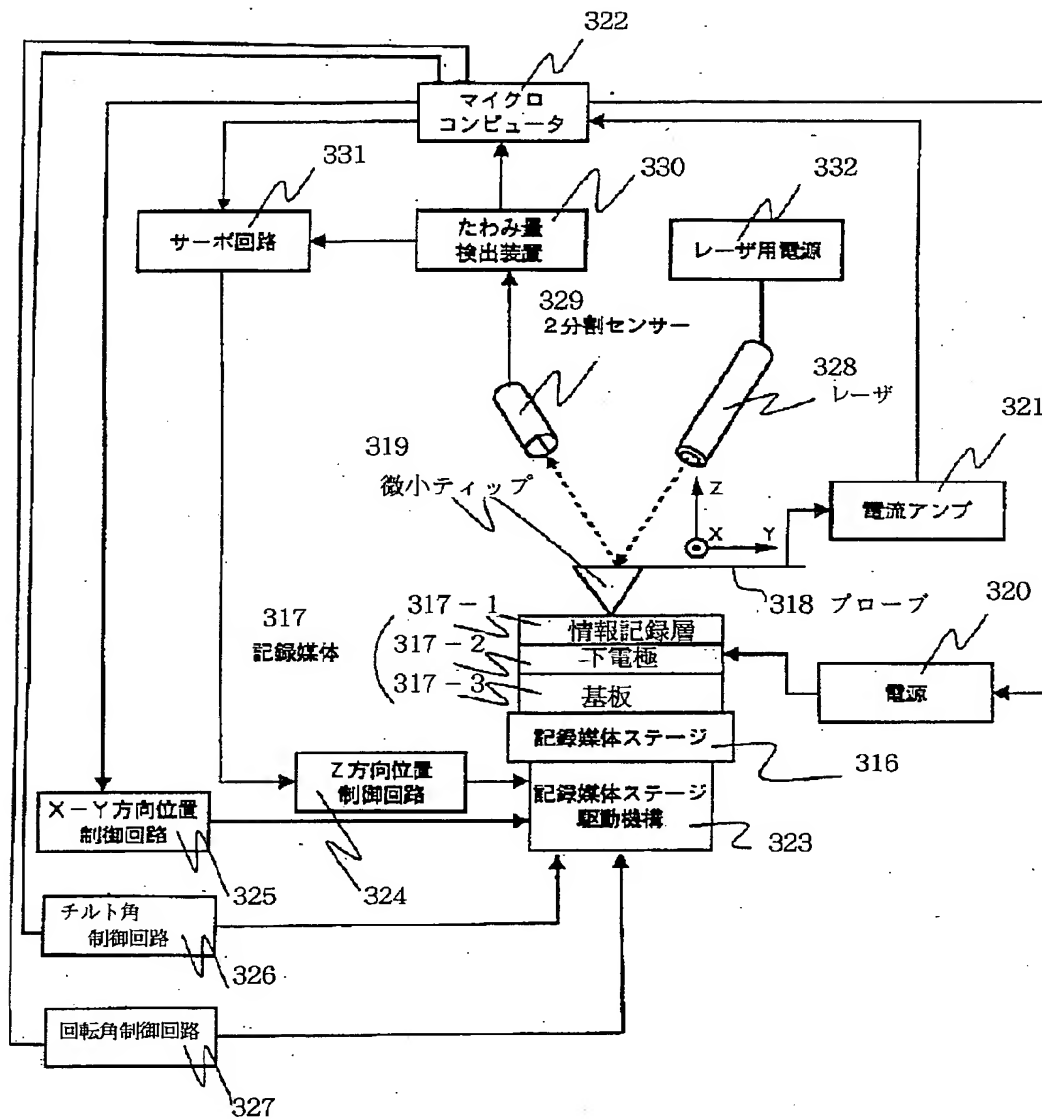
【図 22】



【図 24】



【図 2 3】



フロントページの続き

(31) 優先権主張番号 特願平8-26116

(32) 優先日 平8(1996)1月19日

(33) 優先権主張国 日本(JP)

(54) 【発明の名称】 トンネル電流または微小力または磁気力検出用の微小ティップの製造方法、及びその製造用雌型基板、並びにその微小ティップを有するプローブの製造方法とそのプローブ、該プローブを有するプローブユニットと走査型プローブ顕微鏡及び情報記録再生装置